

MODUL PEMBELAJARAN

KODE : LIS PTL 49 (P)

ELEKTRONIKA DIGITAL LANJUT

**BIDANG KEAHLIAN : KETENAGALISTRIKAN
PROGRAM KEAHLIAN : TEKNIK PEMANFAATAN ENERGI**



**PROYEK PENGEMBANGAN PENDIDIKAN BERORIENTASI KETERAMPILAN HIDUP
DIREKTORAT PENDIDIKAN MENENGAH KEJURUAN
DIREKTORAT JENDERAL PENDIDIKAN DASAR DAN MENENGAH
DEPARTEMEN PENDIDIKAN NASIONAL
2003**

DAFTAR ISI

	Halaman
KATA PENGANTAR	i
DAFTAR ISI	ii
PETA KEDUDUKAN MODUL	iii
PERISTILAHAN	iv
I PENDAHULUAN	1
A. Deskripsi	1
B. Prasyarat	2
C. Petunjuk Penggunaan Modul	2
D. Tujuan Akhir.....	3
E. Standar Kompetensi.....	4
F. Cek Kemampuan	7
II PEMBELAJARAN	8
A. RENCANA BELAJAR SISWA	8
B. KEGIATAN BELAJAR.	9
KEGIATAN BELAJAR 1	9
A. Tujuan Kegiatan	9
B. Uraian Materi	9
KEGIATAN BELAJAR 2	44
A. Tujuan Kegiatan	44
B. Uraian Materi	44
C. Tes Formatif	63
KEGIATAN BELAJAR 3	66
A. Tujuan Kegiatan	66
B. Uraian Materi	66
KEGIATAN BELAJAR 4	102
A. Tujuan Kegiatan	102
B. Uraian Materi	102
C. Tes Formatif	104
III EVALUASI	109
DAFTAR PUSTAKA	122

PERISTILAHAN / GLOSSARIUM

Aljabar Bolean	Aljabar yang berefferensi pada aljabar biasa dan teori set & himpunan
Sum	Jumlah (penjumlahan)
Product	Kali (perkalian)
Sum of Product	Jumlah dari perkalian
Product of sum	Perkalian dari jumlah
And	Perkalian secara logic
Or	Penjumlahan secara logic
Invert	Pembalik kondisi logic
Clock	Trigger terus menerus (pulsa jam)
Duty cycle	Bentuk perioda pulsa
Pulsa	Bentuk besaran sinyal listrik
Propagation delay	Kelambatan propagasi
Flip-flop	Sirkuit elektronika digital yang selalu mempunyai output yang saling komplementaris
Counter	COUNTing regisTER
Register	Sirkuit penyimpan data
TPLH	Waktu propagasi dari Low ke High
TPHL	Waktu propagasi dari High ke Low
74S00	S : Schottky
74LS00	LS : Low power Schottky
74H00	H : High speed
ALS	Advane Logic Schottky
TTL	Transistor-Transistor Logic
Paritas	Bit pendamping bit-bit informasi
Odd parity	Jumlah logical 1 berjumlah ganjil
Even Parity	Jumlah logical 1 jumlahnya genap
RS-FF	Reset-Set Flip-flop

Latch	Pengunci
RTL	Resistor Transistor Logic
DTL	Dioda Transistor Logic
ECL	Emitter Couple Logic
MOS	Metal Oxide Semiconductor
BJT	Bi Junction Transistor
IOH	Besarnya arus listrik dari transisi 0 ke 1
VOH	Besarnya tegangan dari transisi 0 ke 1
IOL	Besarnya output arus listrik pada saat logic low
VOL	Besarnya output tegangan listrik pada saat 0
Buffer	Penyangga
Driver	Pendorong
VCC	Polaritas + dari dc power supply
Pull-up	Pendorong output dari Vcc
Pull-down	Pendorong output dari GND
DC Set	Bila aktif maka flip-flop akan setting
DC Clear	Bila aktif maka flip-flop akan clearing
SIPO	Serial In Paralel Out
PIPO	Paralel In Paralel Out
PISO	Paralel In Serial Out
SISO	Serial In Serial Out
Ripple Counter	Asynchronous Counter
Paralel Counter	Synchronous Counter
Modulus Counter	Hitungan maksimum
MSB	Most Significant Bit
LSB	Least Significant Bit
DCBA	8421
Astabil MV	Astabil Multivibrator
Monostabil MV	Monostabil Multivibrator
One Shot MV	Multivibrator sekali sulut
Bistabil MV	Flip-flop

I. PENDAHULUAN

A. DESKRIPSI MODUL

Terdapat tiga tantangan cukup berat yang dihadapi bangsa Indonesia saat ini yaitu (1) adanya kebijaksanaan otonomi daerah (desentralisasi) yang sudah mulai digulirkan ; (2) adanya AFTA dan AFLA mulai berlaku tahun 2003 ; dan (3) tantangan globalisasi yang akan terjadi 2020. Ketiga tantangan tersebut merupakan ujian yang harus dihadapi, maka perlu peningkatan kualitas sumber daya manusia (SDM) sebagai langkah yang harus direncanakan secara strategis. Strategi peningkatan kualitas SDM dilakukan dengan berbagai strategi antara lain melalui pembelajaran berbasis kompetensi (competency based training). Pelaksanaan strategi tersebut dilakukan melalui (1) penataan kurikulum; (2) penyusunan bahan ajar/modul; (3) penyusunan standar pelayanan minimal; dan (4) penyelenggaraan diklat berbasis produksi (production based training).

Kegiatan pembelajaran dengan berbasis produksi pada hakekatnya merupakan perpaduan antara penguasaan konsep dan prinsip terhadap suatu obyek serta penerapannya dalam kegiatan produksi, dengan memperhatikan fakta lapangan dan menggunakan prosedur tetap untuk menghasilkan produk barang dan jasa yang standar.

Pendekatan pembelajaran dengan sistem modul memberikan kesempatan kepada peserta diklat untuk belajar secara mandiri sesuai dengan percepatan pembelajaran masing-masing. Modul sebagai alat atau sarana pembelajaran yang berisi materi, metode, batasan-batasan dan cara mengevaluasi yang dirancang secara sistematis dan menarik untuk mencapai kompetensi yang diharapkan.

Untuk itu perlu adanya penyusunan bahan ajar atau modul sesuai dengan analisis kompetensi, agar peserta diklat dapat belajar efektif dan efisien.

Isi modul ini mengacu kepada standar kompetensi industri dan diarahkan untuk dapat memahami, mengoperasikan, menggunakan dan mengaplikasikan prinsip-

prinsip dasar elektronika digital lanjut pada pesawat /peralatan elektronika mencakup sum term, pulsa, schmitt trigger, paritas, latches, bjt, open collector, three state logic, flip-flop, counter, dan astable operasi dari 555. untuk pembuatan pesawat elektronika.

B. PRASYARAT

Untuk dapat mengikuti modul ini peserta harus sudah lulus dan kompeten pada pendidikan dan pelatihan berbasis pada modul-modul :

1. Elektronika Dasar
2. Elektronika digital dasar
3. Rangkaian elektronika, penggunaan alat ukur standar dan peralatan tangan

C. PETUNJUK PENGGUNAAN MODUL

Isi dan urutan dari modul ini disiapkan untuk materi diklat pada program community college yang mengacu kepada kebutuhan kompetensi industri dibidang keahlian teknik elektronika digital.

Modul ini berisi 14 percobaan yang dapat dikembangkan menjadi lebih dari 50 percobaan yang mengacu kepada praktek dasar elektronika digital.

Sistem hubungan antara base station dan modul percobaan dilakukan dengan menggunakan kabel penghubung soket terminal berukuran 2 mm.

Setiap percobaan berisi lembar informasi sebagai dasar teori penunjang praktek dan lembar kerja serta langkah kerja dan diakhiri dengan lembar evaluasi dan referensi yang digunakan/disarankan.

Dalam pelaksanaannya , semua urutan langkah kerja pada setiap topik kegiatan pembelajaran adalah individual learning yang harus dilakukan oleh praktikan/peserta diklat, pembimbing memeriksa setiap langkah kerja yang dilakukan oleh praktikan dengan cara membubuhkan paraf pembimbing untuk setiap langkah kerja yang sudah dilakukan oleh praktikan.

Laporkan setiap hasil percobaan sirkit praktek kepada pembimbing bila operasi rangkaian praktek telah sesuai dengan instruksi/kesimpulan sesuai dengan modul.

Dalam pelaksanaannya , semua urutan langkah kerja pada setiap topik kegiatan pembelajaran adalah individual learning yang harus dilakukan oleh praktikan/peserta diklat, pembimbing memeriksa setiap langkah kerja yang dilakukan oleh praktikan dengan cara membubuhkan paraf pembimbing untuk setiap langkah kerja yang sudah dilakukan oleh praktikan.

Laporkan setiap hasil percobaan sirkit praktek kepada pembimbing bila operasi rangkaian praktek telah sesuai dengan instruksi/kesimpulan sesuai dengan modul. Agar supaya diperoleh hasil yang diinginkan pada peningkatan kompetensi, maka tata cara belajar bagi siswa memperhatikan hal-hal sebagai berikut :

1. Ikutilah langkah-langkah belajar seperti yang diinstruksikan
2. Persiapkanlah perlengkapan-perengkapan yang dibutuhkan sesuai dengan petunjuk modul ini

Peran guru assesor antara lain :

1. Membantu siswa dalam merencanakan proses belajar, memahami konsep dan praktik baru serta membantu siswa dalam mengakses sumber belajar
2. Menjawab pertanyaan siswa
3. Merencanakan proses penilaian dan melaksanakan penilaian
4. Menjelaskan kepada siswa tentang sikap pengetahuan dan keterampilan dari

Suatu kompetensi yang perlu untuk dibenahi dan merundingkan rencana pembelajaran serta mencatat pencapaian kemajuan siswa

Setiap percobaan berisi lembar informasi sebagai dasar teori penunjang praktek dan lembar kerja serta langkah kerja dan diahiri dengan lembar evaluasi dan referensi yang digunakan/disarankan.

Dalam pelaksanaannya , semua urutan langkah kerja pada setiap topik kegiatan pembelajaran adalah individual learning yang harus dilakukan oleh praktikan/peserta diklat, pembimbing memeriksa setiap langkah kerja yang dilakukan oleh praktikan dengan cara membubuhkan paraf pembimbing untuk setiap langkah kerja yang sudah dilakukan oleh praktikan.

Laporkan setiap hasil percobaan sirkit praktek kepada pembimbing bila operasi rangkaian praktek telah sesuai dengan instruksi/kesimpulan sesuai dengan modul.

D. TUJUAN AKHIR

Modul ini bertujuan memberikan bekal pengetahuan dan keterampilan kepada peserta tentang dasar-dasar dan percobaan teknik elektronika sistem digital lanjut.

Anda dapat dinyatakan telah berhasil menyelesaikan modul ini jika anda telah mengerjakan seluruh isi dari modul ini termasuk latihan teori dan praktek dengan benar juga telah mengikuti evaluasi berupa test dengan skor minimum adalah 70.

Setelah selesai mempelajari materi ini peserta diklat diharapkan dapat :

1. Mempraktekan Rangkaian Sum term, product term, schmitt trigger dan sirkit paritas
2. Mempraktekan Rangkaian Gerbang Dasar IC
3. Mempraktekan Rangkaian Latches, input-output open collector dan three state logic
4. Mempraktekan Karakteristik dan aplikasi flip-flop dan counter
5. Mempraktekan operasi astable 555

E. KOMPETENSI

Kode Kompetensi : PLT OPS 005 () A

Kompetensi : Menggunakan sirkit elektronika digital pada sirkit kontrol elektronik

Sub Kompetensi

1. Mengaplikasikan sirkit schmitt trigger
2. Mengaplikasikan rangkaian latching
3. Mengaplikasikan sirkit register
4. Mengaplikasikan rangkaian astable multivibrator dengan IC

Tujuan Umum

1. Mengoperasikan sirkit yang terdiri dari gerbang logika lanjut
2. Menggunakan rangkaian logika

Ruang Lingkup

1. Pulsa sinus, pulsa digital
2. Terminologi pulsa analog dan digital
3. Input enable
4. Data input
5. Data output
6. Register penghitung, register geser, counter up/down
7. Time constant RC
8. Multivibrator dengan input
9. Multivibrator tanpa input

Standar kompetensi

1. Judul Unit

- a. Mengoperasikan rangkaian schmitt trigger dan IC
- b. Mengoperasikan rangkaian latch IC TTL
- c. Melakukan percobaan dan mengaplikasikan rangkaian register
- d. Mengaplikasikan rangkaian astable multivibrator dengan IC

2. Uraian Unit

Unit-unit ini mengidentifikasi kompetensi yang dibutuhkan untuk membuat sirkit elektronik dengan gerbang aplikasi serta mengaplikasikannya

3. Elemen Kompetensi dan Kriteria Unjuk Kerja

- a. Mengoperasikan rangkaian schmitt trigger dari IC TTL

KUK :

1. IC TTL schmitt trigger diidentifikasi dengan benar
2. Cara kerja schmitt trigger dijelaskan sesuai dengan spesifikasi dan operasinya

3. Rangkaian schmitt trigger diidentifikasi sesuai dengan jenisnya
 4. Fungsi-fungsi pembentukan pulsa digital diidentifikasi dengan benar sesuai karakteristiknya
- b. Mengoperasikan rangkaian latching dengan IC TTL
- KUK :
1. Gerbang logika latch IC TTL diidentifikasi dan digambarkan dengan benar sesuai ketentuan
 2. Fungsi enable latch digunakan dengan benar sesuai fungsinya
 3. Operasi kerja sirkit latching dalam IC dijelaskan sesuai karakteristik dan fungsinya
- c. Mengaplikasikan rangkaian register
- KUK :
1. Sirkit flip-flop diidentifikasi sesuai fungsinya
 2. Gambar blok register diidentifikasi sesuai dengan fungsi dan karakteristiknya
 3. Bagian-bagian sirkit counter dianalisa sesuai dengan urutan kerja dan fungsinya
 4. Sirkit up-down counter diimplementasikan untuk sistem penghitungan pulsa digital secara benar
- d. Mengaplikasikan rangkaian astabil multivibrator
- KUK :
1. Pin-pin IC 555 diidentifikasi sesuai fungsinya secara benar
 2. Sistem AMV dianalisa sesuai dengan karakteristiknya
 3. Sirkit MMV diimplementasikan sesuai dengan cara kerja dan operasi yang benar sesuai aturan

Kode Modul : LIS PTL 49 (P)

F. CEK KEMAMPUAN

Untuk mengukur penguasaan kompetensi-kompetensi yang akan dipelajari pada modul ini, jawablah pertanyaan-pertanyaan berikut ini.

1. Jelaskan apa yang disebut dengan sum term dan product term
2. Jelaskan apa itu schmitt trigger
3. Sebutkan paritas genap dan paritas ganjil
4. Apa yang anda ketahui tentang fungsi sirkit paritas
5. Jelaskan contoh penggunaan schmitt trigger
6. Jelaskan aplikasi dari schmitt trigger
7. Jelaskan dengan singkat tentang flip-flop, open collector dan three state buffer
8. Jelaskan langkah-langkah pengecekan sirkit register, AMV dan MMV

B. KEGIATAN PEMBELAJARAN

KEGIATAN BELAJAR 1 SUM TERM-PULSA-SCHMITT TRIGGER DAN PARITAS

a. Tujuan kegiatan pembelajaran 1

1. Dapat mengoperasikan sirkit sum term
2. Dapat mengidentifikasi terminologi pulsa digital
3. Dapat mengapluikasikan sirkit schmitt trigger
4. Dapat mengaplikasikan sirkit paritas

b. Uraian materi

1. RANGKAIAN PRODUCT OF SUM

1.2 LEMBAR INFORMASI

Dalam merancang suatu rangkaian logika yang lebih rumit, akan sangat membantu bila terlebih dahulu kita susun table kebenarannya. Kemudian kita sederhanakan bentuk persamaan aljabar Boolean-nya, selanjutnya kita bangun rangkaian logika yang bersangkutan. Pada rangkaian product of sum (bentuk mayor) adalah cara menyederhanakan bentuk persamaan yang diperoleh dari sebuah table kebenaran yaitu melalui keluaran yang menghasilkan logika 0. Sebagai contoh, perhatikan table kebenaran yang ditunjukkan oleh Tabel 1-1.

INPUT			OUTPUT
A	B	C	F
0	0	0	1
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	0

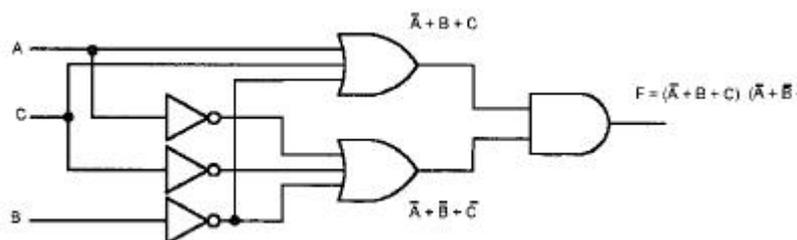
Tabel 1-1

Pada baris ke-5 tabel 1-1 dapat kita tentukan persamaan boolean-nya adalah sebagai berikut : $F = \bar{A} \cdot B \cdot C$, sedangkan pada baris ke-8 dapat ditentukan persamaannya : $F = \bar{A} \cdot \bar{B} \cdot C$.

Perhatikan bahwa sinyal-sinyal masukan di"OR"kan. Kedua bentuk persamaan tersebut kita gabungkan menjadi seperti berikut :

$$F = (\bar{A} \cdot B \cdot C) + (\bar{A} \cdot \bar{B} \cdot C)$$

Persamaan tersebut merupakan bentuk mayor (maxterm) yang diperoleh dari table 1-1, dimana variable-variabel (sinyal-sinyal masukan) yang di"OR"kan tersebut kemudian di"AND"kan sehingga diperoleh bentuk rangkaian gerbang-gerbang yang bersangkutan seperti ditunjukkan pada gambar 1-1.



Gambar 1-1 Bentuk mayor (maxterm yang menerapkan OR-NAND)

Contoh lain suatu rancangan rangkaian logika menggunakan metoda product of sum adalah seperti pada table 1-2.

INPUT			OUTPUT	
A	B	C	X	X
0	0	0	0	1
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	0

Tabel 1-2 Product of Sum

Pada bentuk keluaran \bar{X} yang menghasilkan nilai logika 1, atau logika 0 pada keluaran X, dapat dibuat persamaannya adalah :

$$\bar{X} = \bar{A}\bar{B}\bar{C} + \bar{A}\bar{B}C + \bar{A}B\bar{C} + A\bar{B}\bar{C}$$

Persamaan tersebut dapat lebih disederhanakan menjadi sebagai berikut:

$$\bar{X} = \bar{B}\bar{A} + \bar{A}\bar{B}C + \bar{A}\bar{C} + \bar{B}\bar{C}$$

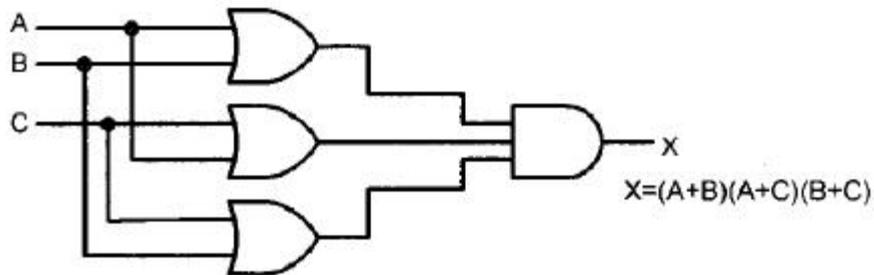
Langkah berikutnya adalah meng-inversi-kan kedua sisi persamaan tersebut :

$$\overline{\bar{X}} = \overline{\bar{B}\bar{A} + \bar{A}\bar{B}C + \bar{A}\bar{C} + \bar{B}\bar{C}}$$

Dengan menggunakan teori DeMorgan, persamaan sebelah kanan dapat disederhanakan menjadi sebagai berikut :

$$\begin{aligned} X &= \overline{\bar{B}\bar{A} + \bar{A}\bar{B}C + \bar{A}\bar{C} + \bar{B}\bar{C}} \\ &= \overline{\bar{B}\bar{A}} \cdot \overline{\bar{A}\bar{B}C} \cdot \overline{\bar{A}\bar{C}} \cdot \overline{\bar{B}\bar{C}} \\ &= (\overline{\bar{A}} + \overline{\bar{B}}) \cdot (\overline{\bar{A}} + \overline{\bar{B}} + \overline{\bar{C}}) \cdot (\overline{\bar{A}} + \overline{\bar{C}}) \cdot (\overline{\bar{B}} + \overline{\bar{C}}) \\ &= (A + B) \cdot (A + C) \cdot (B + C) \end{aligned}$$

Berdasarkan hasil penyederhanaan persamaan di atas, maka dapat kita bangun rangkaian logikanya seperti ditunjukkan pada gambar 1-2.



Gambar 1-2 Realisasi P of S

2.2 LEMBAR KERJA

A. Alat dan Bahan

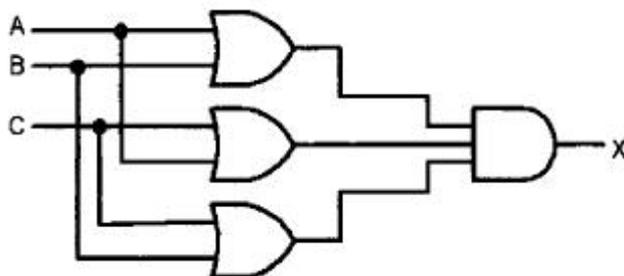
1. Base Station EDU 2000 Basic Digital Trainer
2. Modul EDU-BDT A
3. Jumper secukupnya

B. Keselamatan dan Kesehatan Kerja

Sebelum melakukan langkah-langkah percobaan, yakinkan bahwa Switch Power Base Station pada kondisi OFF.

C. Langkah Kerja

1. Persiapan semua perlengkapan yang diperlukan untuk percobaan ini,
2. Buat rangkaian logika seperti ditunjukkan oleh gambar berikut :



Bangunlah rangkaian tersebut. Ikuti hubungan-hubungan pengkabelan yang diperlukan seperti ditunjukkan pada gambar terlampir.

3. Hidupkan sakelar Power pada Base Station
4. Atur nilai logika pada masukan A, B dan C seperti table berikut, amati hasil percobaan anda kemudian tuliskan hasilnya pada kolom X yang masih kosong.

INPUT			OUTPUT
A	B	C	X
0	0	0
0	0	1
0	1	0
0	1	1
1	0	0
1	0	1
1	1	0
1	1	1

5. Lepaskan kabel-kabel pada rangkaian dan kembalikan pada tempatnya
6. Matikan Power Supply pada Base Station.

1.3 LEMBAR LATIHAN

1. Gambarkan bentuk rangkaian logika berdasarkan table kebenaran berikut menggunakan metoda product of sum.

INPUT		OUTPUT
A	B	Q
0	0	0
0	1	1
1	0	1
1	1	0

2. Sederhanakan bentuk persamaan berikut dan gambarkan rangkaian logikanya.

$$X = \bar{A}B + A\bar{B} + AB$$

Catatan penting

Tanda tangan

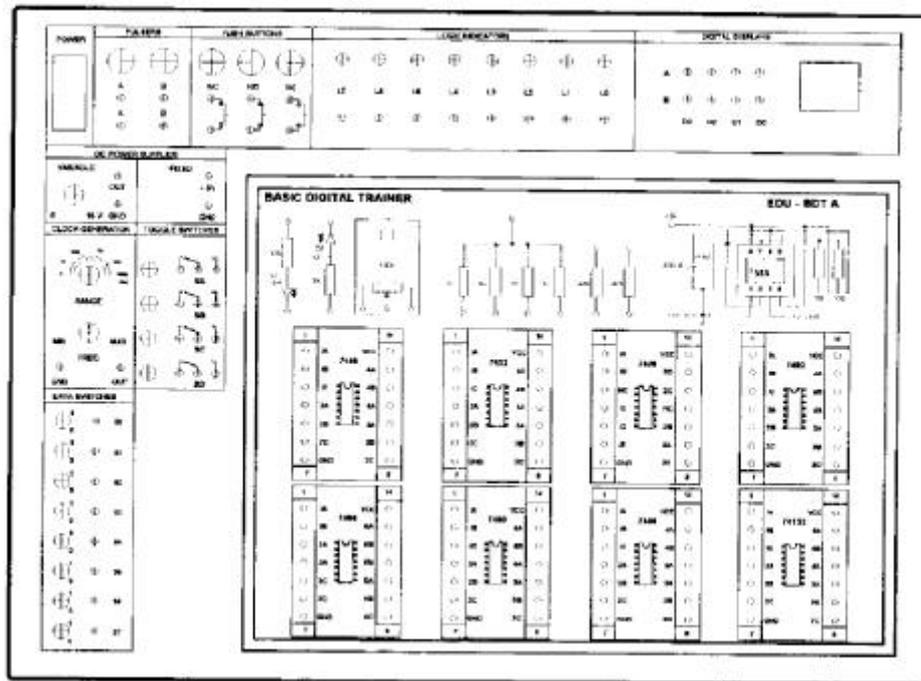
PEMBIMBING

PRAKTIKAN

(-----)

(-----)

BASE STATION MODUL EDU-BDT A



CATATAN PENTING

Blank area for important notes.

2. RANGKAIAN SUM OF PRODUCT

1.2 LEMBAR INFORMASI

Pembuatan rangkaian logika menggunakan metoda sum of product merupakan kebalikan dari product of sum. Pada rangkaian sum of product (bentuk minor), kita tentukan bentuk persamaan dari table kebenaran pada tiap-tiap kombinasi masukan yang menghasilkan nilai keluaran $F = 1$. Perhatikan contoh sebuah table kebenaran yang ditunjukkan oleh table 2-1.

INPUT			OUTPUT
A	B	C	F
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	1

Tabel 2-1

Pada table 2-1, kita tentukan bentuk persamaan untuk tiap-tiap keluaran F yang menghasilkan nilai logika 1, yaitu :

Baris 1 : $F = \bar{A} \bar{B} \bar{C}$

Baris 4 : $F = \bar{A} B C$

Baris 7 : $F = A B \bar{C}$

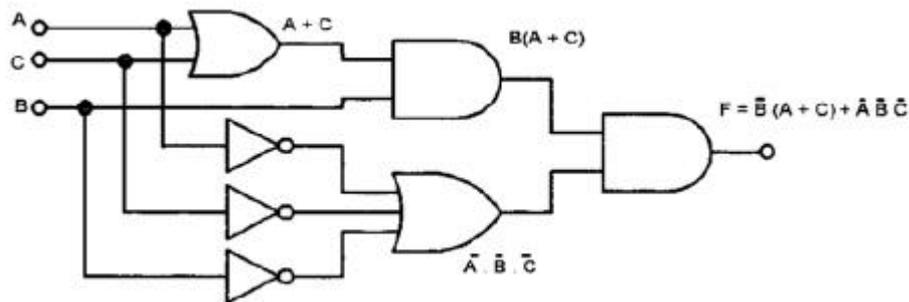
Baris 8 : $F = A B C$

Persamaan-persamaan tersebut kemudian kita gabungkan menjadi seperti berikut : $F = \bar{A} \bar{B} \bar{C} ? \bar{A} B C ? A B \bar{C} ? A B C$

Bila dari persamaan tersebut kemudian kita buat rangkaian logikanya menggunakan gerbang-gerbang yang sesuai, maka rangkaian akan memerlukan gerbang-gerbang logika yang cukup banyak. Tetapi berdasarkan persamaan di atas, kita masih dapat menyederhanakannya lagi sehingga menjadi seperti berikut :

$$\begin{aligned}
 F &= \bar{A}\bar{B}\bar{C} + \bar{A}BC + A\bar{B}\bar{C} + ABC \\
 &= ABC + \bar{A}BC + \bar{A}\bar{B}\bar{C} + ABC \\
 &= BC(A + \bar{A}) + \bar{A}\bar{B}\bar{C} + ABC \quad (A + \bar{A}) = 1 \\
 &= BC(A + \bar{A}) + \bar{A}\bar{B}\bar{C} + ABC \\
 &= B(C + A\bar{C}) + \bar{A}\bar{B}\bar{C} \quad (C + A\bar{C}) = C + A \\
 F &= B(C + A) + \bar{A}\bar{B}\bar{C}
 \end{aligned}$$

Berdasarkan hasil persamaan terakhir $F = B(C + A) + \bar{A}\bar{B}\bar{C}$, dapat kita buat rangkaian logikanya seperti ditunjukkan oleh gambar 2-1



Gambar 2-1

Contoh lain penyelesaian menggunakan metoda sum of product ditunjukkan oleh table kebenaran 2-2.

INPUT	OUTPUT
-------	--------

A	B	C	X
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

Tabel 2-2

Dengan menggunakan metoda sum of product, dapat kita tentukan bentuk persamaan keluarannya sebagai berikut :

Baris 1 : $F = \bar{A} \bar{B} C$

Baris 4 : $F = A \bar{B} C$

Baris 7 : $F = A B \bar{C}$

Baris 8 : $F = A B C$

Keempat buah persamaan tersebut bila kita gabungkan akan menjadi seperti berikut :

$$X = \bar{A} \bar{B} C + A \bar{B} C + A B \bar{C} + A B C$$

Guna lebih mempermudah dalam penyederhanaan persamaan, maka persamaan-persamaan disusun sebagai berikut :

$$X = \bar{A} \bar{B} C + A \bar{B} C + A \bar{B} C + A B \bar{C} + A B C + A B \bar{C} + A B C$$

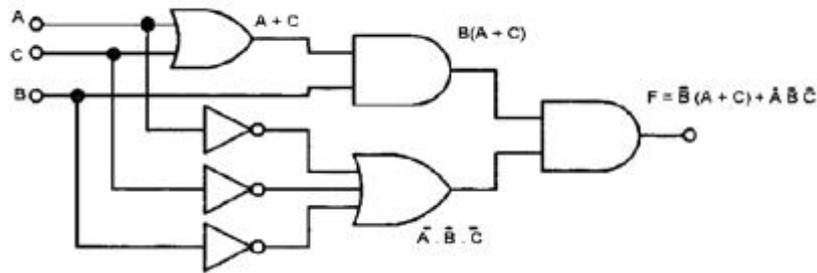
Kita dapat menggunakan bentuk ABC untuk bentuk-bentuk persamaan yang lain, dan hal ini syah dalam aljabar Boolean.

Persamaan tersebut dapat kita sederhanakan menjadi seperti berikut :

$$X = B C (\bar{A} + A) + A C (\bar{B} + B) + A B (\bar{C} + C)$$

$$X = BC + AC + AB$$

Dari persamaan terakhir hasil penyederhanaan tersebut dapat kita buat rangkaian logikanya seperti ditunjukkan oleh gambar 2-2.



Gambar 2-2

2.2 LEMBAR KERJA

A. Alat dan Bahan

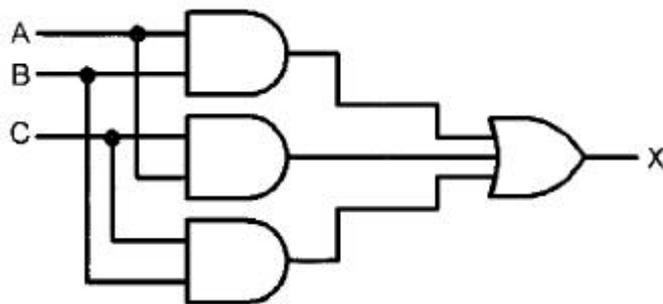
1. Base Station EDU 2000 Basic Digital Trainer
2. Modul EDU-BDT A
3. Jumper secukupnya

B. Keselamatan dan Kesehatan Kerja

Sebelum melakukan langkah-langkah percobaan, yakinkan bahwa Switch Power Base Station pada kondisi OFF

C. Langkah Kerja

1. Persiapkan semua perlengkapan yang diperlukan untuk percobaan ini.
2. Buat rangkaian logika seperti ditunjukkan oleh gambar berikut.



Bangunlah rangkaian tersebut. Ikuti hubungan-hubungan pengkabelan yang diperlukan seperti ditunjukkan pada gambar terlampir.

3. Hidupkan sakelar Power pada Base Station.

4. Atur nilai logika pada masukan A, B dan C seperti table berikut, amati hasil persobaan anda kemudian tuliskan hasilnya pada kolom x yang masih kosong.

INPUT			OUTPUT
A	B	C	X
0	0	0
0	0	1
0	1	0
0	1	1
1	0	0
1	0	1
1	1	0
1	1	1

5. Lepaskan kabel-kabel pada rangkaian dan kembalikan pada tempatnya.
6. Matikan Power Supply pada Base Station

2.3 LEMBAR LATIHAN

Gambarkan rangkaian logika berdasarkan table kebenaran berikut ini dan tentukan juga persamaan Boolean-nya.

INPUT		OUTPUT
A	B	X
0	0	1
0	1	0
1	0	0
1	1	0

1. Gambarkan rangkaian logika berdasarkan table kebenaran berikut. Gunakan metoda penyelesaian masalah menggunakan sum-of-product dan buat pula persamaan Bool-nya sesederhana mungkin.

INPUT			OUTPUT
A	B	C	X
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	1

Catatan penting

Tanda tangan

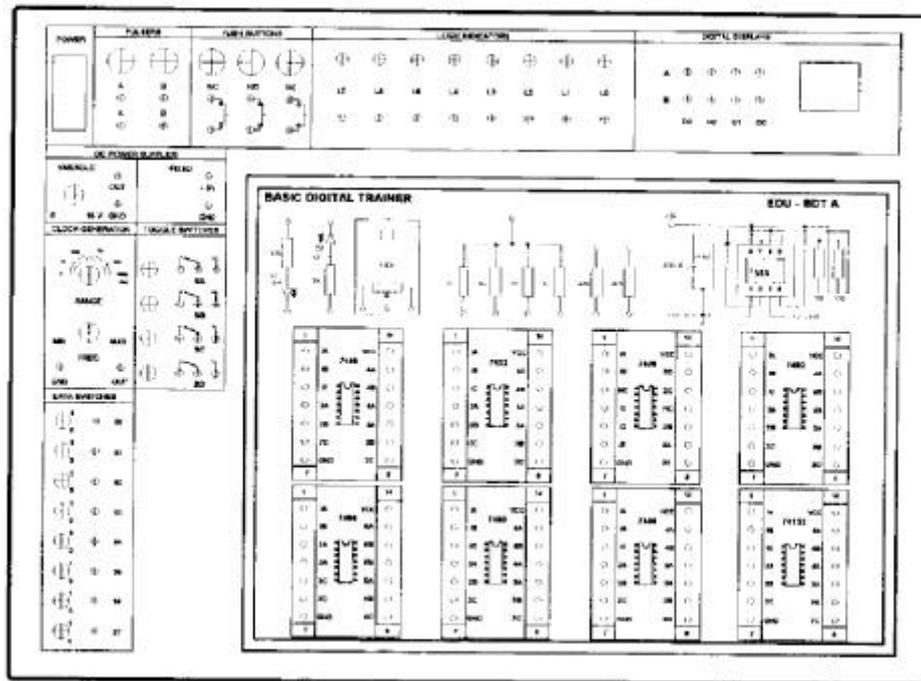
PEMBIMBING

PRAKTIKAN

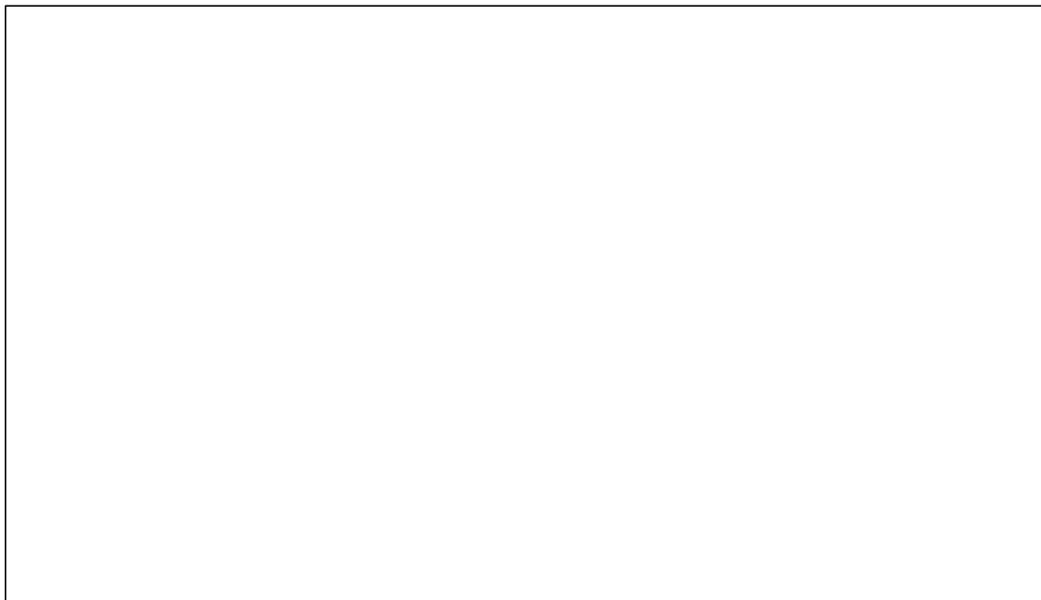
(-----)

(-----)

BASE STATION MODUL EDU-BDT A



Catatan penting



3. RANGKAIAN SUM OF PRODUCT DAN AOI (AND-OR-INVERT)

3.1 LEMBAR INFORMASI

Pada percobaan sebelumnya (percobaan 2) telah dibahas mengenai metoda sum of product dimana dapat dihasilkan suatu rangkaian logika sesederhana mungkin. Tabel 3-1 menunjukkan sebuah contoh lain perancangan suatu rangkaian logika yang menggunakan metoda sum of product.

INPUT			OUTPUT
A	B	C	X
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	0

Tabel 3-1

Dengan metoda sum of product, kita peroleh persamaan keluarannya sbb:

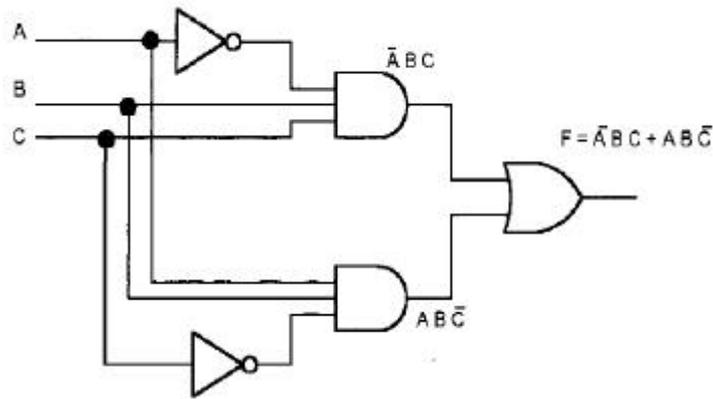
Baris 4: $X = \bar{A} B C$

Baris 7: $X = A B \bar{C}$

Sehingga bila kedua persamaan tersebut digabungkan menjadi seperti berikut:

$$X = \bar{A} B C + A B \bar{C}$$

Rangkaian logika yang sesuai dengan persamaan tersebut ditunjukkan oleh gambar 3-1.



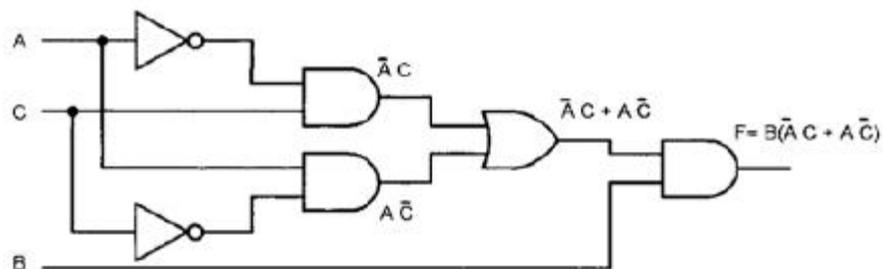
Gambar 3-1

Berdasarkan persamaan keluaran pada rangkaian gambar 3-1 dapat disimpulkan bahwa bentuk minor (minterm) daripada persamaan Boole dapat diwujudkan dengan menggunakan gerbang-gerbang AND-OR, artinya ; mula-mula semua masukan (A, B dan C) dikalikan (di “AND”kan) kemudian hasil kali tersebut dijumlahkan (di”OR”kan).

Persamaan keluaran pada gambar 3-1 masih dapat disederhanakan menjadi seperti berikut :

$$\begin{aligned}
 X &= \bar{A} B C + A B \bar{C} \\
 &= B (\bar{A} C + A \bar{C})
 \end{aligned}$$

Sehingga rangkaian logikanya juga berubah seperti ditunjukkan oleh gambar 3-2.



Gambar 3-2

Pada gambar 3-2 ditunjukkan bahwa rangkaian terdiri dari beberapa gerbang AND, OR dan Inverter. Dengan kata lain gerbang-gerbang logika dasar ini sangat erat kaitannya dalam suatu rangkaian logika dan sering kita temui dalam sistem digital.

3.2 LEMBAR KERJA

A. Alat dan Bahan

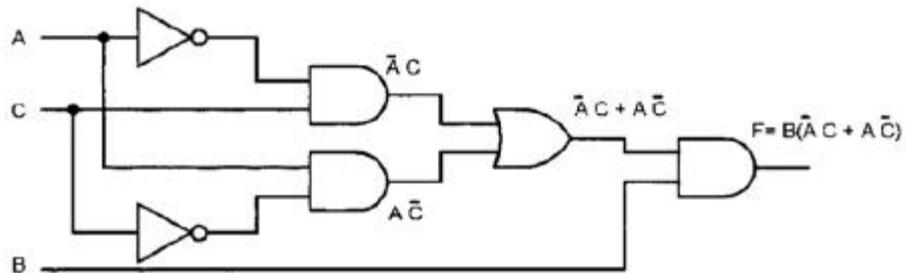
1. Base Station EDU 2000 Basic Digital Trainer
2. Modul EDU-BDT A
3. Jumper secukupnya

B. Keselamatan dan Kesehatan Kerja

Sebelum melakukan langkah-langkah percobaan, yakinkan bahwa Switch Power Base Station pada kondisi OFF.

C. Langkah Kerja

1. Persiapan semua perlengkapan yang diperlukan untuk percobaan ini.
2. Buat rangkaian logika seperti ditunjukkan oleh gambar berikut :



Bangunlah rangkaian tersebut. Ikuti hubungan-hubungan pengkabelan yang diperlukan seperti ditunjukkan pada gambar terlampir.

3. Hidupkan sakelar Power pada Base Station
4. Atur nilai logika pada masukan A, B dan C seperti table berikut, amati hasil percobaan anda kemudian tuliskan hasilnya pada kolom X yang masih kosong.

INPUT			OUTPUT
A	B	C	X
0	0	0
0	0	1
0	1	0
0	1	1
1	0	0
1	0	1
1	1	0
1	1	1

5. Lepaskan kabel-kabel pada rangkaian dan kembalikan pada tempatnya.
6. Matikan Power Supply pada Base Station.

3.3 LEMBAR LATIHAN

1. Gambarkan bentuk rangkaian logika berdasarkan table kebenaran berikut.
Gunakan metoda sum of product.

INPUT			OUTPUT
A	B	C	X
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	0

2. Sederhanakan bentuk persamaan berikut kemudian gambarkan rangkaian logikanya.

$$X = \bar{A} B C + A B \bar{C}$$

Catatan penting

Tanda tangan

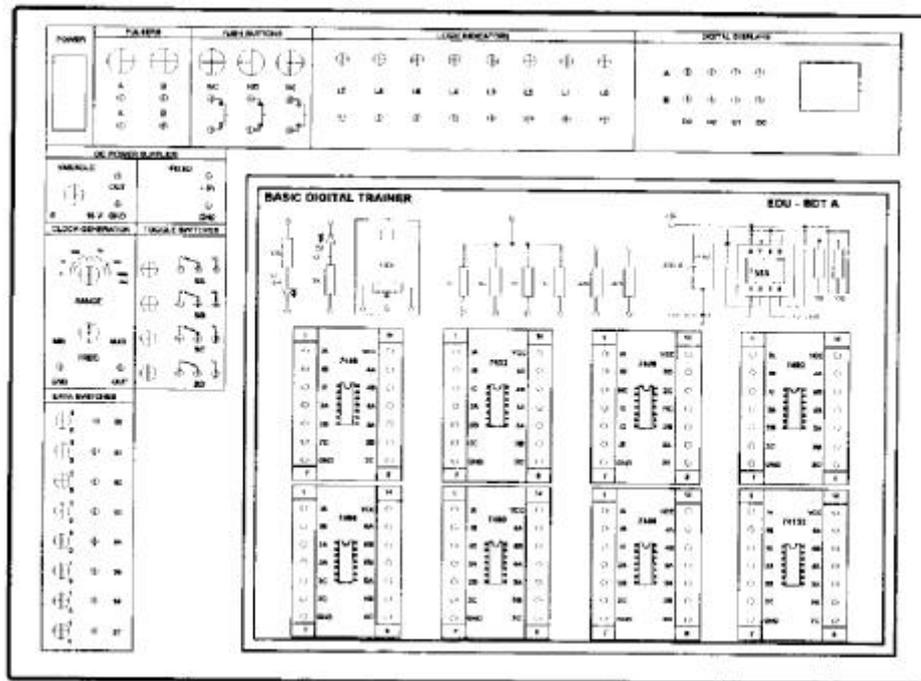
PEMBIMBING

PRAKTIKAN

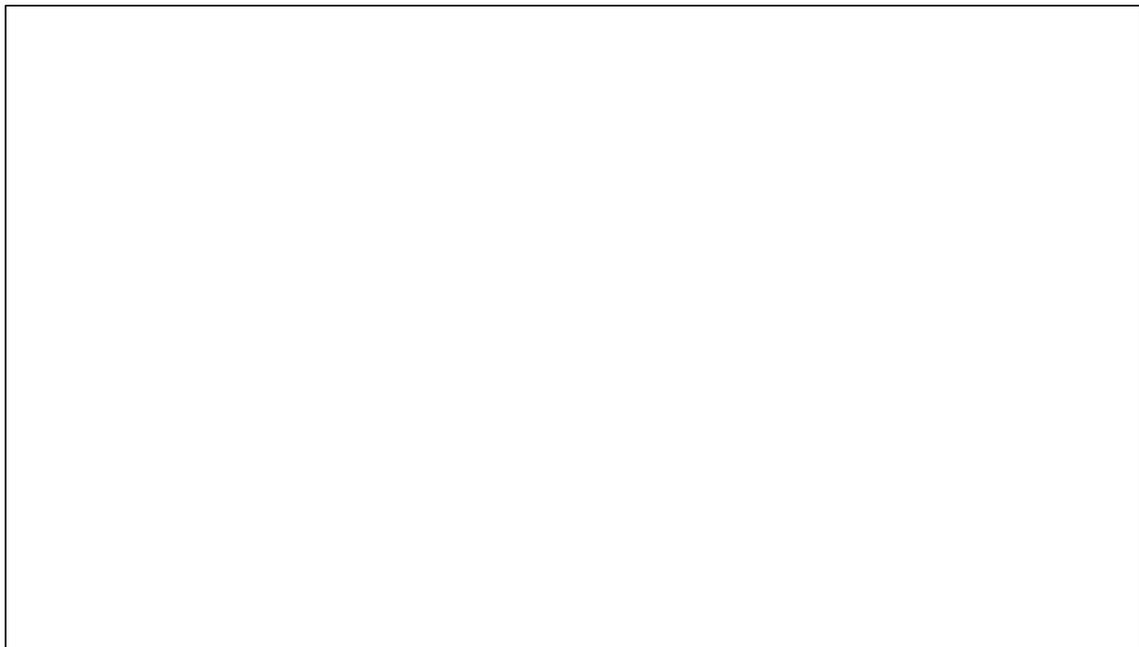
(-----)

(-----)

BASE STATION MODUL EDU-BDT A



Catatan penting



4. DISTORSI PULSA DAN PROPAGATION DELAY

4.1 LEMBAR INFORMASI

Sistem digital paling banyak beroperasi sebagai sistem sekuensial sinkron; maksudnya bahwa operasi sekuensial disinkronkan oleh sinyal clock master, yang membangkitkan pulsa-pulsa secara periodik kemudian didistribusikan ke semua bagian pada seluruh sistem. Sinyal clock ini biasanya merupakan salah satu bentuk sinyal seperti ditunjukkan oleh gambar 4-1. Yang paling sering digunakan adalah sinyal clock berbentuk square (50% duty cycle), seperti yang terlihat pada gambar 4-b

a.

b

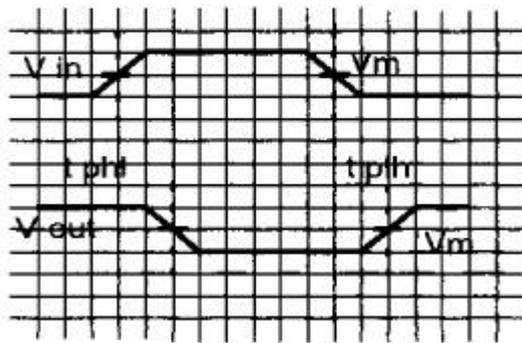
Gambar 4-1. Bentuk sinyal clock

Sinyal clock merupakan sinyal yang menyebabkan sesuatu terjadi dengan interval yang tetap, terutama untuk operasi suatu sistem yang dikehendaki suatu perubahan tertentu saat sinyal clock membuat transisi dari 0 ke 1 atau dari 1 ke 0. Transisi dari 0 ke 1 disebut sisi naik atau sisi menuju positif; sedangkan transisi dari 1 ke 0 disebut sebagai sisi turun atau sisi menuju negatif. Sinyal clock ini sering digunakan dalam rangkaian-rangkaian flip-flop, counter, register dll.

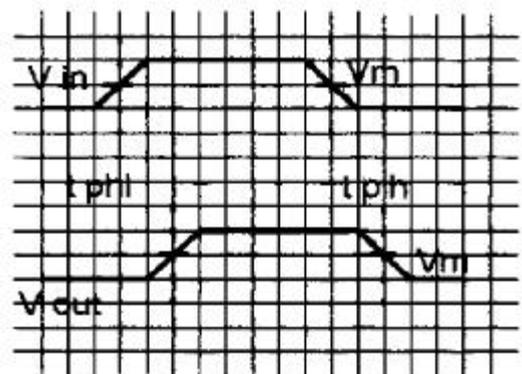
Propagasi delay:

Propagasi delay merupakan waktu yang diperlukan oleh sebuah gerbang logika guna menentukan kondisi keluarannya sebagai respon dari perubahan pada kondisi masukannya. Terdapat dua jenis propagasi delay sesuai dengan

manufacturnya, yaitu t_{PHL} dan t_{PLH} . t_{PHL} merupakan propagasi delay ketika suatu keluaran berubah dari level tinggi ke level rendah; sedangkan t_{PLH} merupakan propagasi delay ketika suatu keluaran berubah dari level rendah ke level tinggi. Waktu propagasi delay diukur antara titik perpotongan setinggi 1,5V (1,3V untuk jenis S, LS dan ALS) pada gelombang masukannya terhadap titik perpotongan pada gelombang keluarannya. Gambar 4-2a menunjukkan sebuah diagram propagasi delay dari gerbang inverter dan gambar 4-2b untuk gerbang non-inverter.



a. Bentuk propagasi delay dari gerbang inverter



b. Bentuk propagasi delay dari gerbang non-inverter

Gambar 4-2

4.2 LEMBAR KERJA

A. Alat dan Bahan

1. Station EDU 2000 Basic Digital Trainer
2. Modul EDU-BDT A
3. Jumper secukupnya

B. Keselamatan dan Kesehatan Kerja

Sebelum melakukan langkah-langkah percobaan, yakinkan bahwa Switch Power Base Station pada kondisi OFF.

C. Langkah Kerja

1. Persiapkan semua perlengkapan diperlukan untuk percobaan ini.
2. Buat rangkaian logika seperti ditunjukkan oleh gambar berikut :

Bangunlah rangkaian tersebut. Ikuti hubungan-hubungan pengkabelan yang diperlukan seperti ditunjukkan pada gambar berikut :

3. Hidupkan sakelar Power pada Base Station

4.3 LEMBAR LATIHAN

1. Jelaskan apa yang dimaksud dengan sisi naik dan sisi turun pada sebuah pulsa.
2. Gambarkan bentuk pulsa yang memiliki duty cycle 50%.
3. Bila sebuah gerbang logika NOT memiliki propagasi delay sebesar 20 nS, berapakah besarnya propagasi delay yang dihasilkan bila 6 buah gerbang NOT disambungkan secara seri ?

Catatan penting

Tanda tangan

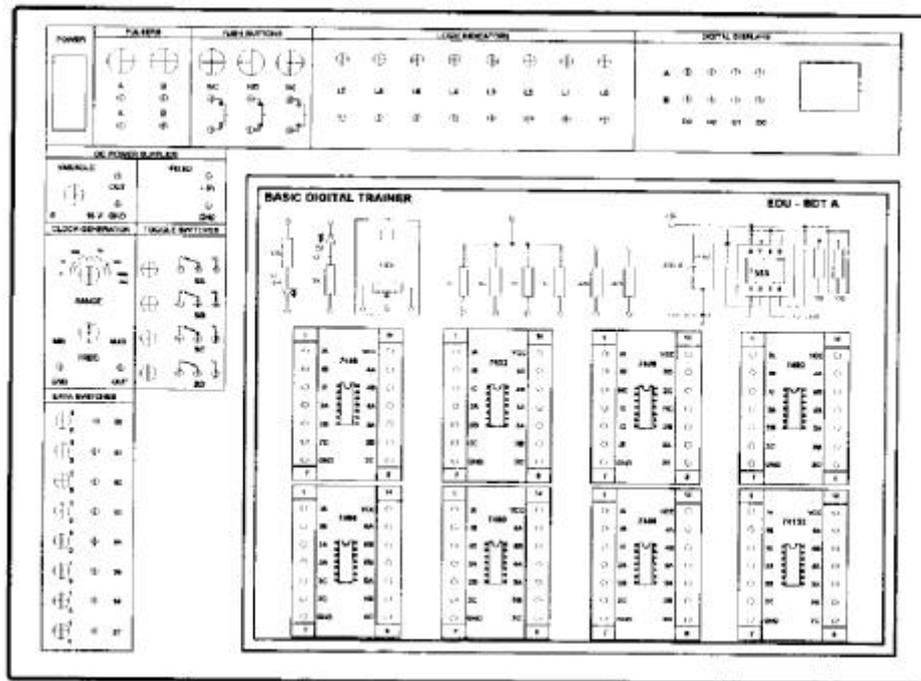
PEMBIMBING

PRAKTIKAN

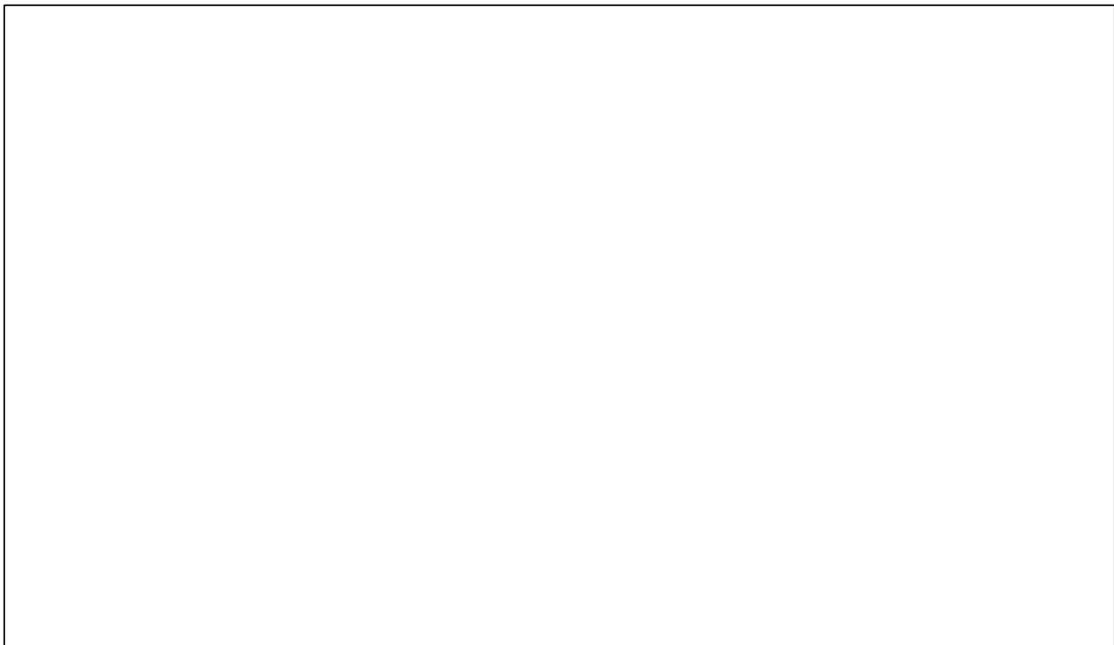
(-----)

(-----)

BASE STATION MODUL EDU-BDT A



Catatan penting



5. GERBANG SCHMITT TRIGGER

5.1 LEMBAR INFORMASI

Suatu sinyal masukan yang berfungsi untuk mengendalikan rangkaian TTL harus memiliki transisi yang relatif cepat untuk menghasilkan operasi yang reliabel. Bila sisi naik atau sisi turun pada sebuah sinyal masukan lebih besar dari 1 μ S, akan terjadi kemungkinan adanya osilasi pada keluarannya seperti ditunjukkan oleh gambar 5-1. Osilasi tersebut dapat menimbulkan suatu masalah serius bila sinyal-sinyal keluaran ini digunakan untuk mengendalikan rangkaian-rangkaian seperti flip-flop, counter atau register.

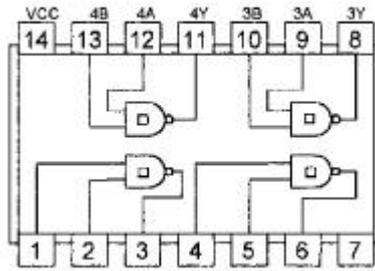
a.

b.

Gambar 5-1

- a. t_R dan t_F yang rendah menyebabkan keluaran TTL berosilasi*
- b. Rangkaian Schmitt-trigger digunakan untuk memperbaiki t_R dan t_F*

Sebuah sinyal yang lambat dapat ditajamkan dengan dilakukan pada suatu rangkaian yang disebut Schmitt-trigger seperti ditunjukkan pada gambar 5-1b. Rangkaian Schmitt-trigger dapat menghasilkan transisi yang cepat pada keluarannya (± 10 nS) tanpa terpengaruh pada sisi naik atau turun pada masukannya. Sinyal keluaran ini selanjutnya dapat dihubungkan ke rangkaian TTL. Beberapa rangkaian logika TTL telah dirancang sebagai rangkaian Schmitt-trigger sehingga dapat menerima transisi sinyal masukan tanpa adanya masalah. Sebuah chip IC 74132 merupakan salah contoh rangkaian TTL jenis ini. IC ini terdiri dari empat buah gerbang NAND masing-masing dengan dua saluran masukan. Susunan pin-pin dari IC74132 ditunjukkan oleh gambar 5-2.



Gambar 5-2 Susunan pin IC 74132

5.2 LEMBAR KERJA

A. Alat dan Bahan

1. Station EDU 2000 Basic Digital Trainer
2. Modul EDU-BDT A
3. Jumper secukupnya

B. Keselamatan dan Kesehatan Kerja

Sebelum melakukan langkah-langkah percobaan, yakinkan bahwa Switch Power Base Station pada kondisi OFF.

C. Langkah Kerja

1. Persiapkan semua perlengkapan yang diperlukan untuk percobaan ini.
2. Buat rangkaian logika seperti ditunjukkan oleh gambar berikut :

Bangunlah rangkaian tersebut. Ikuti hubungan-hubungan pengkabelan yang diperlukan seperti ditunjukkan pada gambar terlampir.

3. Hidupkan sakelar Power pada Base Station.

5.3 LEMBAR LATIHAN

1. Jelaskan salah satu fungsi dari gerbang Schmitt-Trigger
2. Gambarkan simbol dari gerbang Schmitt-Trigger

Catatan penting

Tanda tangan

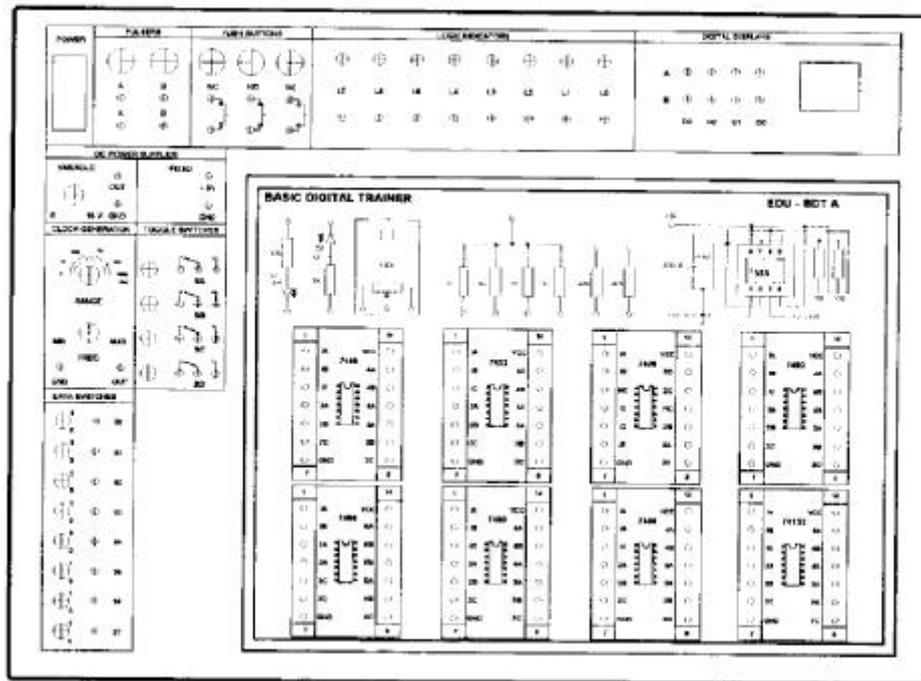
PEMBIMBING

PRAKTIKAN

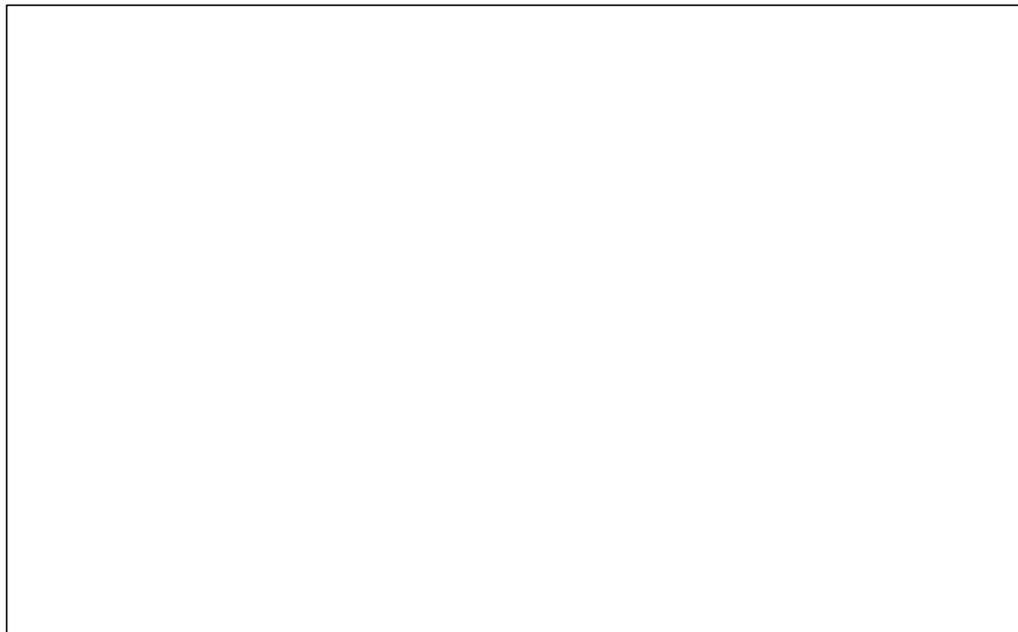
(-----)

(-----)

BASE STATION MODUL EDU-BDT A



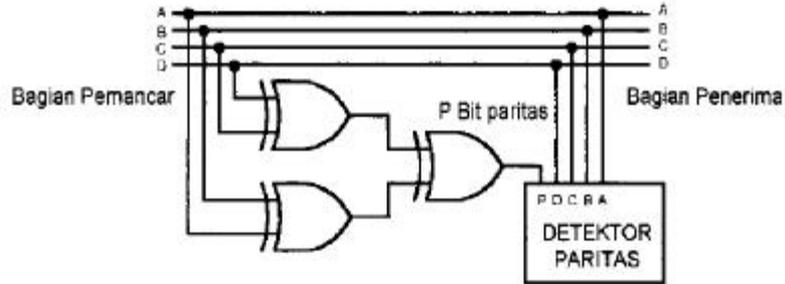
Catatan penting



6. RANGKAIAN PARITAS

6.1 LEMBAR INFORMASI

Dalam mesin-mesin digital, informasi yang diolah kemudian dikirimkan dengan kecepatan tinggi harus dijaga jangan sampai ada satu bit-pun yang salah diterima oleh bagian penerimanya (1 berubah menjadi 0 atau sebaliknya). Kesalahan 1 bit akan berakibat fatal, terutama bila menyangkut masalah data tentang keuangan. Guna mengetahui (mendeteksi) apakah dalam pengiriman data telah tidak terjadi kesalahan, maka pada setiap akhir kata (susunan bit-bit data) ditambahkan dengan apa yang disebut bit paritas (parity bit). Terdapat paritas genap (even parity) dan paritas ganjil (odd parity). Salah satu paritas tersebut dapat ditetapkan untuk dipakai dalam transmisi data. Sebelum data dikirimkan, maka banyaknya logika 1 yang ada dalam kata ditentukan. Sebagai contoh; kita terapkan sistem paritas ganjil untuk data sepanjang 16-bit. Bila dalam sebuah data tersebut terdapat nilai logika 1 dalam jumlah genap, misalnya 0000011001101, maka pada akhir susunan bit-bit data tersebut kita tambahkan nilai bit 1 agar jumlah bit 1 menjadi ganjil (sehingga susunan kata menjadi 00000110010011011), dan data tersebut kemudian kita kirimkan. Bagian penerima kemudian akan memeriksa apakah banyaknya bit 1 dalam setiap susunan data berjumlah ganjil; bila ganjil berarti telah tidak terjadi suatu kesalahan. Guna menunjukkan adanya suatu kesalahan maka ada rangkaian logika khusus untuk keperluan tersebut. Gambar 20-1 merupakan sebuah contoh rangkaian sederhana yang berfungsi sebagai pembangkit paritas genap yang disertai tabel kebenarannya. Keempat bit A,B,C dan D yang ditransmisikan dimasukkan ke pembangkit paritas genap diperiksa paritasnya. Bila terdeteksi adanya bit 1 dalam jumlah ganjil, misal A=0,B=1,C=1 dan D=1 maka keluaran pembangkit paritas P=1 (perhatikan tabel kebenarannya). Sinyal P ini juga ditransmisikan dari pemancar dan diumpankan juga ke detektor paritas (parity checker). Jumlah bit 1 yang ganjil merupakan suatu kesalahan, maka detektor paritas akan mengeluarkan sinyal kesalahan (error). Bila terdeteksi jumlah bit 1 dalam jumlah genap, maka rangkaian pembangkit paritas akan mengeluarkan sinyal logika 0.



Gambar 6-1. Rangkaian Pembangkit Paritas

INPUT				OUTPUT
A	B	C	D	F
0	0	0	0	0
0	0	0	1	1
0	0	1	0	1
0	0	1	1	0
0	1	0	0	1
0	1	0	1	0
0	1	1	0	0
0	1	1	1	1
1	0	0	0	1
1	0	0	1	0
1	0	1	0	0
1	0	1	1	1
1	1	0	0	0
1	1	0	1	1
1	1	1	0	1
1	1	1	1	0

Tabel 6-1. Tabel kebenaran rangkaian pembangkit paritas genap.

6.2 LEMBAR KERJA

A. Alat dan Bahan

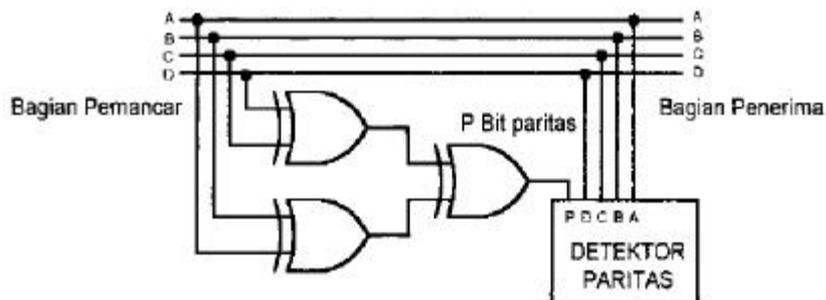
1. Station EDU 2000 Basic Digital Trainer.
2. Modul EDU-BDT A
3. Jumper secukupnya

B. Keselamatan dan Kesehatan Kerja

Sebelum melakukan langkah-langkah percobaan, yakinkah bahwa Switch Power Base Station pada kondisi OFF.

C. Langkah Kerja

1. Persiapkan semua perlengkapan yang diperlukan untuk percobaan ini.
2. Buat rangkaian logika seperti ditunjukkan oleh gambar berikut:



Bangunlah rangkaian tersebut. Ikuti hubungan-hubungan pengkabelan yang diperlukan seperti ditunjukkan pada gambar terlampir.

3. Hidupkan sakelar Power pada Base Station.
4. Atur kondisi masukan seperti ditunjukkan pada tabel berikut. Amati kondisi keluarannya dan catat pada tabel.

INPUT				OUTPUT
A	B	C	D	F
0	0	0	0
0	0	0	1
0	0	1	0
0	0	1	1
0	1	0	0
0	1	0	1
0	1	1	0
0	1	1	1
1	0	0	0
1	0	0	1
1	0	1	0
1	0	1	1
1	1	0	0
1	1	0	1
1	1	1	0
1	1	1	1

5. Lepaskan kabel-kabel penghubung pada rangkaian dan kembalikan pada tempatnya.
6. Matikan switch power pada Base Station.

6.3 LEMBARAN LATIHAN

1. Jelaskan perbedaan rangkaian pembangkit paritas genap dan ganjil.
2. Jelaskan prinsip kerja rangkaian pembangkit paritas genap dan ganjil.
3. Gambarkan rangkaian pembangkit paritas ganjil.

Catatan Penting

Tanda Tangan

PEMBIMBING

PRAKTIKAN

(-----)

(-----)

KEGIATAN BELAJAR 2
LATCHES-BJT-OPEN COLLECTOR
DAN THREE STATE LOGIC

a. Tujuan kegiatan pembelajaran 1

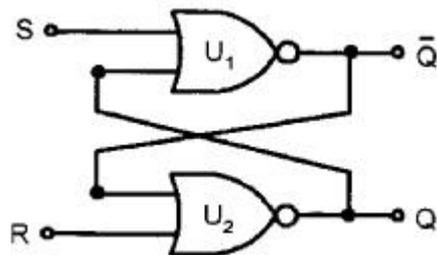
1. Dapat mengoperasikan sirkit sum term
2. Dapat mengidentifikasi terminologi pulsa digital
3. Dapat mengaplikasikan sirkit schmitt trigger
4. Dapat mengaplikasikan sirkit paritas

b. Uraian materi

7. DASAR SR LATCHES

7.1 LEMBAR INFORMASI

RS (Reset-Set) flip-flop dapat dibangun menggunakan gerbang kombinasi seperti NOR atau NAND. Gambar 7-1 menunjukkan rangkaian RS flip-flop yang dibangun menggunakan dua buah gerbang NOR dua saluran masukan.

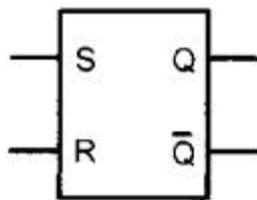


Gambar 7-1. RS flip-flop menggunakan gerbang NOR

Prinsip kerja rangkaian 7-1 dapat dijelaskan sebagai berikut ; kita mulai dengan mengatur masukan R (Reset) pada kondisi rendah (low). Saat keluaran Q menjadi rendah, maka keluaran tersebut selanjutnya diumpankan ke masukan U2. Kita peroleh keluaran logika tinggi pada U2 dengan memberikan nilai logika rendah pada masukan R. Keluaran U2 tersebut diumpanbalikan ke masukan U1 dan akan mempertahankan kondisi keluaran RS-FF ini meskipun masukan S berubah menjadi rendah (ingat bahwa sebuah gerbang NOR hanya

memerlukan salah satu masukannya berlogika 1 guna membuat keluarannya berlogika 0). Dengan demikian kita telah mengunci (latched) flip-flop tersebut sehingga disebut dengan istilah RS-Latch. Pada kondisi demikian, maka meskipun terjadi perubahan logika pada masukan S tidak akan mengubah kondisi keluarannya.

Pada saat kita berikan logika tinggi pada saluran masukan Reset R (masukan S harus dibuat rendah), hal ini berarti me-reset rangkaian sehingga keluaran Q menjadi rendah, kemudian mengumpulkannya ke masukan U1 dan menyebabkan keluaran Q menjadi tinggi. Rangkaian berada pada kondisi reset; kita telah menghapus isi memori. Selanjutnya adalah menunggu sinyal logika 1 berikutnya pada masukan S. Suatu perubahan nilai-nilai logika pada masukan reset R ketika FF berada pada kondisi reset, maka hal tersebut tidak akan mengubah kondisi keluarannya. Keluaran Q dan \bar{Q} akan berada pada kondisi terakhir bila kedua masukan R dan S diberi logika rendah. Bila kedua masukan R dan S diberi nilai logika tinggi pada saat yang bersamaan, suatu kondisi yang dilarang pada flip-flop dan hal ini harus dihindari. Simbol logika dan tabel kebenaran sebuah RS Latch ditunjukkan pada gambar 7-2.



a. *Simbol logika RS Latch.*

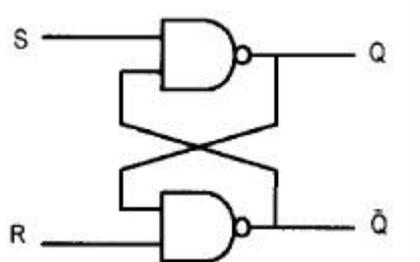
INPUT		OUTPUT	
S	R	Q	\bar{Q}
0	0	Q_0	\bar{Q}_0
0	1	0	1
1	0	1	0
1	1	0*	0*

0* = kondisi yang dilarang

b. *Tabel kebenaran RS Latch*

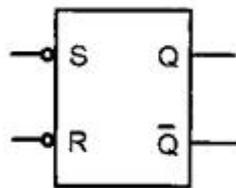
Gambar 7-2 Simbol dan Tabel kebenaran RS Latch

Penjelasan diatas adalah rangkaian RS Latch yang dibangun menggunakan gerbang NOR. Sebuah RS Latch yang dibangun menggunakan gerbang NAND ditunjukkan oleh gambar 7-3



Gambar 7-3. RS Latch yang dibangun menggunakan gerbang NAND

Rangkaian RS Latch ini memiliki operasi yang hampir sama dengan RS Latch menggunakan gerbang NOR. Perbedaannya adalah bahwa RS Latch dari gerbang NAND ini beroperasi pada logika rendah, dimana nilai logika ini digunakan untuk meng-set atau me-reset rangkaian FF. Simbol logika dan tabel kebenaran untuk RS Latch yang menggunakan gerbang NAND ditunjukkan oleh gambar 7-4.



a. Simbol logika RS Latch dari gerbang NAND.

INPUT		OUTPUT	
S	R	Q	Q
0	0	Q ₀	Q ₀
0	1	0	1
1	0	1	0
1	1	0*	0*

0* = kondisi yang dilarang

b. Tabel kebenaran RS Latch

Gambar 7-2 Simbol dan Tabel kebenaran RS Latch

7.2 LEMBAR KERJA

A. Alat dan Bahan

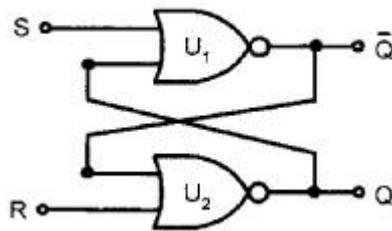
1. Station EDU 2000 Basic Digital Trainer.
2. Modul EDU-BDT A
3. Jumper secukupnya.

B. Keselamatan dan Kesehatan Kerja

Sebelum melakukan langkah-langkah percobaan, yakinkah bahwa Switch Power Base Station pada kondisi OFF.

C. Langkah Kerja

1. Persiapkan semua perlengkapan yang diperlukan untuk percobaan ini.
2. Buat rangkaian logika RS flip-flop menggunakan gerbang NOR seperti ditunjukkan oleh gambar berikut :

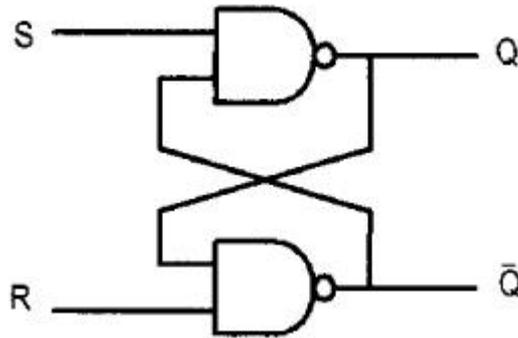


Bangun rangkaian tersebut. Ikuti hubungan-hubungan pengkabelan yang diperlukan seperti ditunjukkan pada gambar terlampir.

3. Hidupkan sakelar Power pada Base Station.
4. Atur kondisi masukan seperti ditunjukkan dalam tabel. Amati kondisi keluaran flip-flop dan catat hasilnya pada tabel.

INPUT		OUTPUT	
S	R	Q	Q
0	0
0	1
1	0
1	1

- Ganti rangkaian tersebut menggunakan gerbang NAND seperti ditunjukkan oleh gambar berikut. Ikuti hubungan pengawatan seperti ditunjukkan pada gambar terlampir.



- Atur kondisi logika pada saluran masukan flip-flop seperti ditunjukkan oleh tabel berikut. Amati kondisi keluaran flip-flop dan catat hasilnya pada tabel.

INPUT		OUTPUT	
S	R	Q	Q̄
0	0
0	1
1	0
1	1

- Lepaskan kabel-kabel penghubung pada rangkaian dan kembalikan pada tempatnya.
- Matikan power supply pada Base Station.

7.3 LEMBAR LATIHAN

- Gambarkan rangkaian RS-Latch yang dibangun dari gerbang NOR.
- Buat tabel kebenarannya.
- Gambarkan simbol RS-Latch tersebut
- Gambarkan rangkaian RS-Latch yang dibangun dari gerbang NAND
- Buat tabel kebenarannya.
- Gambarkan simbol RS-Latch tersebut.

Catatan Penting

Tanda Tangan

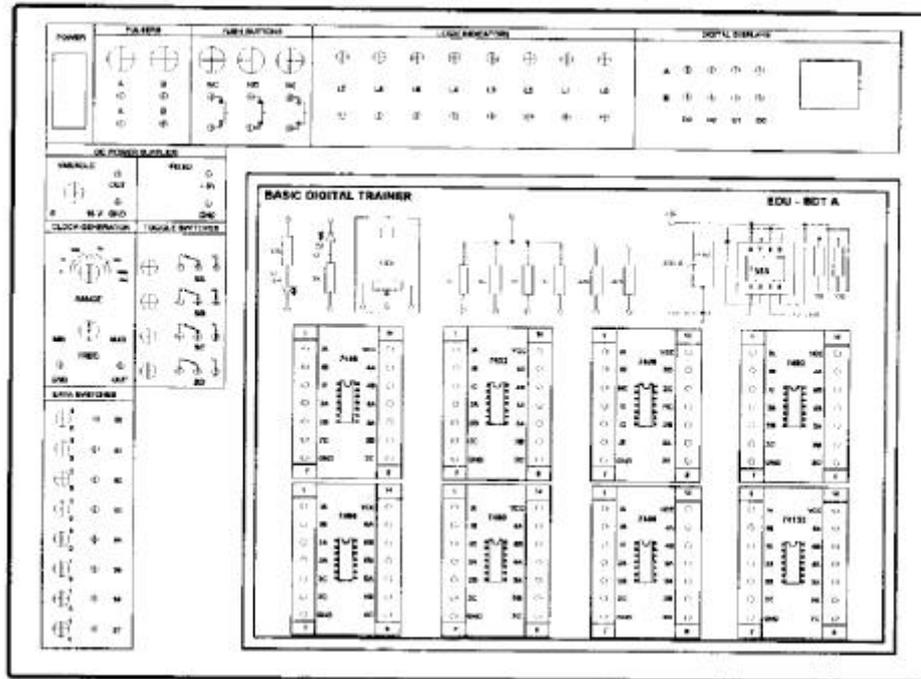
PEMBIMBING

PRAKTIKAN

(-----)

(-----)

BASE STATION MODUL EDU-BDT A



Catatan Penting



8. DASAR-DASAR DIODA DAN LOGIKA BJT

8.1 LEMBAR INFORMASI

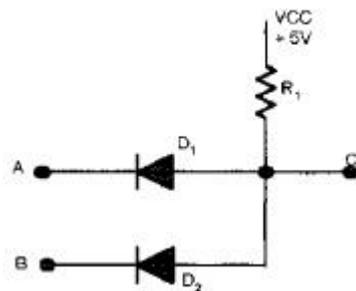
Rangkaian terintegrasi (integrated circuit) merupakan komponen yang terbuat dari bahan semi konduktor yang terdiri dari komponen-komponen seperti dioda, transistor, resistor atau kadang-kadang kondensator yang disatukan dalam satu kemasan yang kecil. Rangkaian-rangkaian dalam IC terbuat dari bahan semikonduktor jenis silikon. Bahan silikon ini bila dibandingkan dengan germanium memiliki kelebihan sebagai berikut:

1. Transistor-transistornya memiliki penguatan arus yang lebih besar.
2. Arus bocor yang sangat kecil diantara lapisan PN-nya.
3. Tahan terhadap suhu yang lebih tinggi.

Sebuah rangkaian terintegrasi dapat dibangun dengan berbagai bentuk seperti:

- RTL (Resistor Transistor Logic).
- DTL (Dioda Transistor Logic).
- TTL (Transistor-Transistor Logic).
- ECL (Emitter Coupled Logic).
- Teknik MOS (Metal Oxyde Surface).

Berikut ini adalah contoh rangkaian gerbang dasar AND yang dibangun menggunakan komponen-komponen seperti tersebut diatas. Gambar 8-1 menunjukkan sebuah gerbang AND yang dibangun menggunakan dioda dan resistor.



Gambar 8-1. Gerbang AND menggunakan dioda dan Resistor.

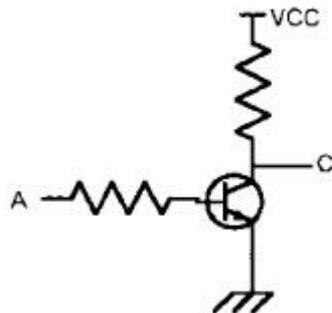
Prinsip kerja rangkaian diatas adalah sebagai berikut : bila masukan A dan B berada pada kondisi high (+Vcc), maka tidak akan ada arus listrik yang mengalir melalui D1 atau D2 sebab dioda-dioda ini berada pada keadaan

reverse biased. Dengan demikian maka pada R1 tidak akan ada drop tegangan, sehingga pada titik C akan berada pada kondisi high (+5V). Bila salah satu masukan A atau B dihubungkan ke ground, maka akan ada arus listrik yang mengalir melalui R1 menuju ground, sehingga pada titik C tidak akan dipaksa keadaan rendah (low). Level tegangan pada titik C tidak akan benar-benar 0 Volt karena adanya drop tegangan pada dioda, namun level tegangan ini akan kurang dari 0,8 V sehingga berada sebagai kondisi logika rendah. Dengan memahami prinsip kerja rangkaian, maka tabel kebenarannya dapat dituliskan seperti ditunjukkan pada tabel 8-1.

INPUT		OUTPUT
A	B	C
0	0	0
0	1	0
1	0	0
1	1	1

Tabel 8-1. Tabel kebenaran gerbang AND menggunakan dioda

Contoh yang lain adalah sebuah gerbang NOT yang dibangun menggunakan transistor (logika BJT) seperti ditunjukkan pada gambar 8-2.



Gambar 8-2. Gerbang NOT yang dibangun menggunakan transistor.

Prinsip kerja rangkaian diatas dapat dijelaskan sebagai berikut: Bila pada input A (basis transistor) diberikan nilai logika rendah, maka transistor Q tidak bekerja, sehingga keluaran pada titik C (kolektor) akan berada pada kondisi tinggi (mendekati VCC). Sedangkan bila pada masukan A diberikan nilai logika tinggi, maka transistor akan bekerja sehingga mengalirkan arus dari VCC melalui R1 menuju ground. Pada kondisi ini maka keluaran pada titik C akan mendekati 0 Volt (logika rendah). Tabel kebenaran dari rangkaian tersebut ditunjukkan oleh tabel 8-2.

INPUT	OUTPUT
A	C
0	1
1	0

Tabel 8-2. Tabel kebenaran gerbang NOT menggunakan transistor.

8.2 LEMBAR KERJA

A. Alat dan Bahan

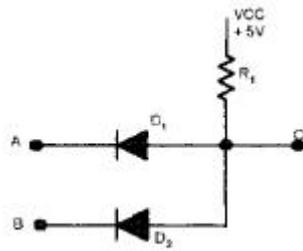
1. Station EDU 2000 Basic Digital Trainer.
2. Modul EDU-BDT A.
3. Jumper secukupnya.

B. Keselamatan dan Kesehatan Kerja

Sebelum melakukan langkah-langkah percobaan, yakinkah bahwa Switch Power Base Station pada kondisi OFF.

C. Langkah Kerja

1. Persiapkan semua perlengkapan yang diperlukan untuk percobaan ini.
2. Buat rangkaian logika seperti ditunjukkan oleh gambar berikut :

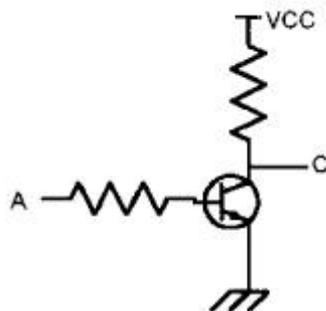


Bangun rangkaian tersebut. Ikuti hubungan-hubungan pengkabelan yang diperlukan seperti ditunjukkan pada gambar terlampir.

3. Hidupkan sakelar Power pada Base Station.
4. Atur kondisi input-input A dan B seperti pada tabel. Amati kondisi outputnya dan catat pada kolom tabel yang masih kosong.

INPUT		OUTPUT
A	B	C
0	0
0	1
1	0
1	1

5. Ganti rangkaian menjadi seperti ditunjukkan oleh gambar berikut.



6. Bangunlah rangkaian tersebut dan ikuti hubungan pengawatan seperti ditunjukkan oleh gambar terlampir.

- Atur input A seperti ditunjukkan pada tabel. Amati kondisi keluarannya dan catat pada kolom tabel yang masih kosong.

INPUT	OUTPUT
A	C
0
1

- Lepaskan kabel-kabel penghubung pada rangkaian dan kembalikan pada tempatnya.
- Matikan sakelar Power pada Base Station.

8.3 LEMBAR LATIHAN

- Gambarkan rangkaian gerbang logika AND menggunakan dioda.
- Jelaskan prinsip kerja rangkaian tersebut.
- Gambarkan rangkaian logika NOT menggunakan transistor.
- Jelaskan prinsip kerja rangkaian tersebut.

Catatan Penting

Tanda Tangan

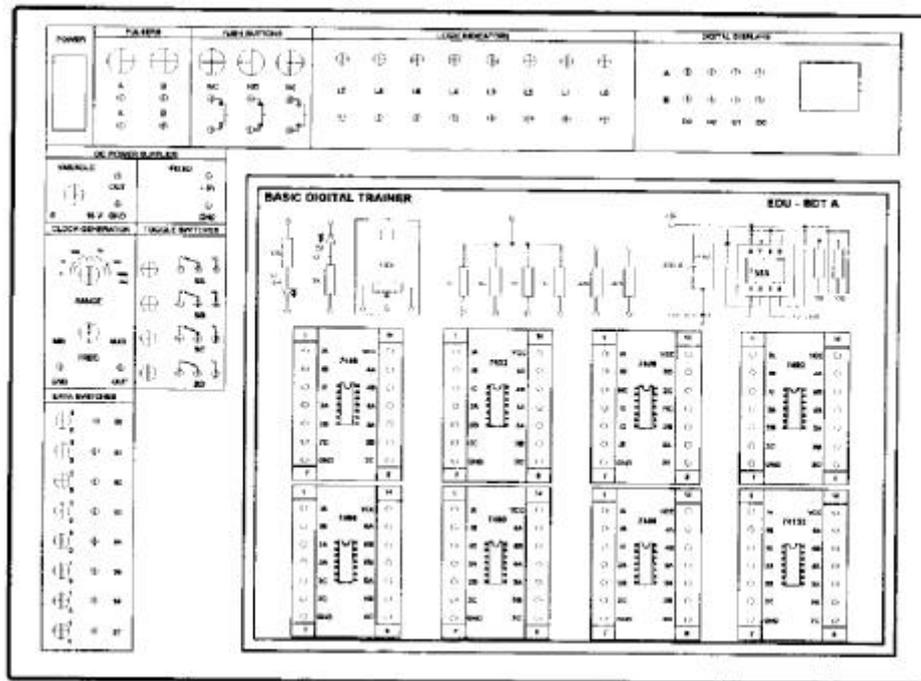
PEMBIMBING

PRAKTIKAN

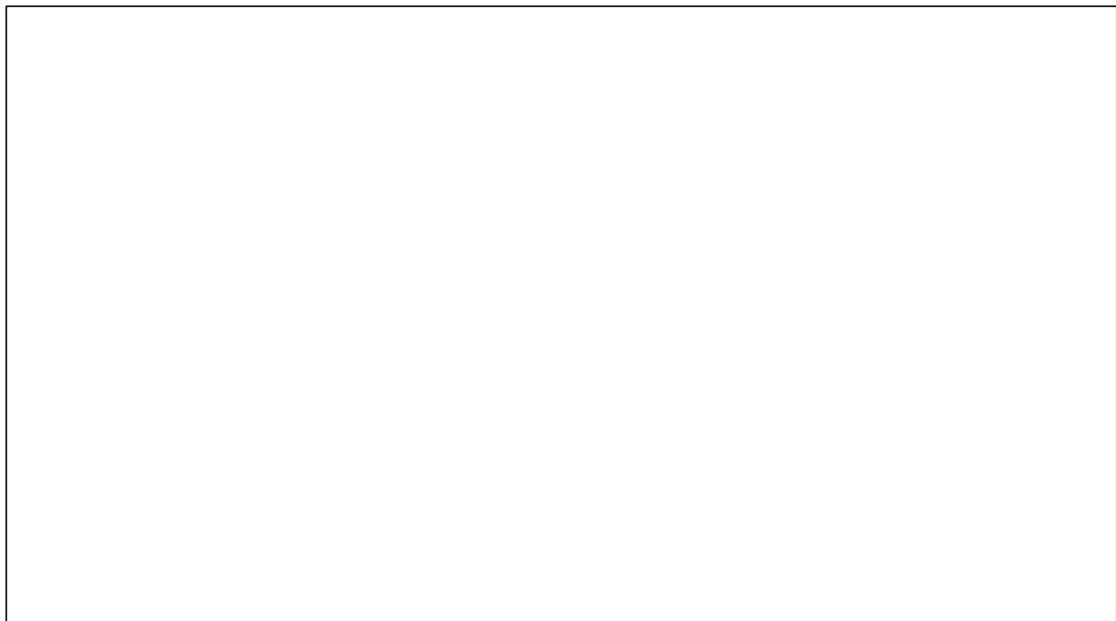
(-----)

(-----)

BASE STATION MODUL EDU-BDT A



Catatan Penting



9. KELUARAN TTL KOLEKTOR TERBUKA

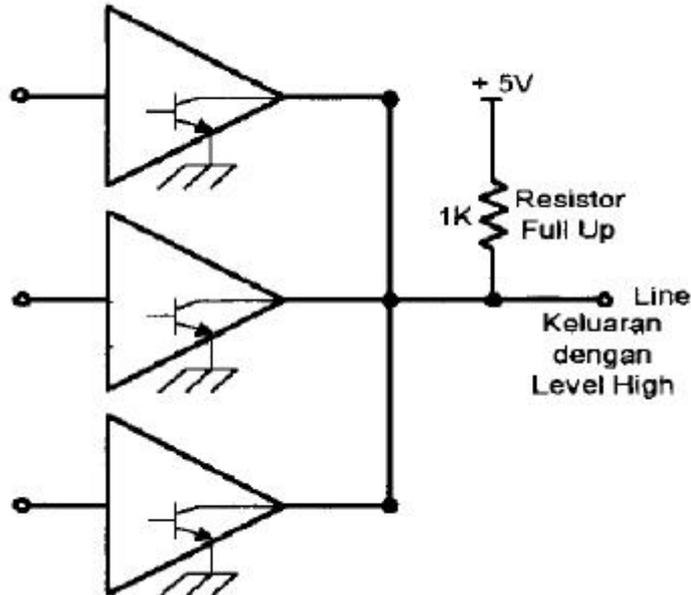
9.1 LEMBAR INFORMASI

Gambar 9-1 menunjukkan suatu rangkaian logika dengan keluaran kolektor terbuka (open collector). Perhatikan bahwa kolektor pada transistor tidak dihubungkan kemanapun.



Gambar 9-1. Rangkaian TTL kolektor terbuka (open collector).

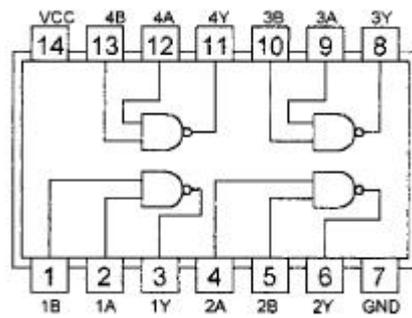
Gerbang-gerbang logika dengan keluaran kolektor terbuka memungkinkan untuk disambungkan menjadi satu seperti ditunjukkan oleh gambar 9-2.



Gambar 9-2. Keluaran-keluaran dengan kolektor terbuka yang dihubungkan jadi satu.

Buffer/driver kolektor terbuka.

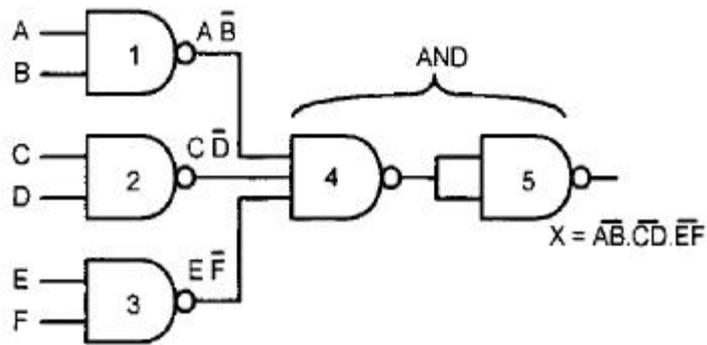
Buffer/driver kolektor terbuka memiliki kemampuan mengalirkan arus yang lebih besar dibandingkan dengan komponen standar. Juga terdapat banyak rangkaian buffer/driver kolektor terbuka yang memiliki kemampuan mengendalikan tegangan lebih besar. Sebagai contoh, sebuah IC 7407 (Hex Buffers/drivers with open-collector High-Voltage Outputs) merupakan sebuah IC buffer/driver kolektor terbuka yang memiliki IOL = 40 mA dan VOH = 30V (max). IC tersebut memungkinkan mengendalikan komponen non-standar seperti LED, relay, lampu dll. Pada percobaan ini akan kita gunakan IC TTL kolektor terbuka IC 7403 (Positive NAND Gates and inverters with open-collector outputs). IC 7403 memiliki VOH = 5.5V dan IOL 16 mA. Gambar 9-1 menunjukkan susunan pin dalam IC 7403.



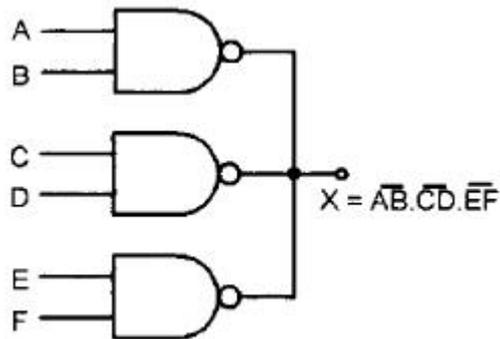
Gambar 9-1. Susunan pin IC 7403

Sebelumnya telah dijelaskan bahwa keluaran dari gerbang-gerbang dengan kolektor terbuka dapat digabungkan menjadi satu. Perhatikan gambar rangkaian logika seperti ditunjukkan oleh gambar 9-2a, dimana gerbang NAND 4 dan 5 berfungsi sebagai gerbang AND. Fungsi tersebut meg"AND" kan keluaran-keluaran gerbang NAND 1,2 dan 3 sehingga persamaan keluaran terakhir X diperoleh : $X= AB \cdot CD \cdot EF$.

Gambar rangkaian 9-2b menunjukkan operasi logika yang sama yang diperoleh dengan menyederhanakan rangkaian 9-2a dengan cara menggabungkan semua keluaran gerbang NAND 1,2 dan 3.



a.



b.

Gambar 9-2. Operasi Penggerbangan AND

Dengan penggabungan keluaran gerbang-gerbang NAND tersebut maka bila salah satu keluaran dari gerbang NAND berlogika 0, maka keluaran X akan dipaksa menuju logika rendah karena pengaruh hubung singkat ke ground. Keluaran X akan berlogika tinggi hanya apabila semua keluaran dari gerbang-gerbang NAND berlogika 1 (tinggi). Hal tersebut merupakan operasi dari gerbang AND.

Resistor Pull-Up

Guna mendapatkan nilai logika tinggi pada saluran keluaran ketika transistor pada tiap-tiap gerbang berada dalam kondisi OFF maka sebuah resistor pull-up diperlukan. Resistor pull-up dihubungkan antara saluran keluaran gerbang dengan VCC (+5V). Rangkaian ini ditunjukkan oleh gambar 9-3.

a. Arus yang teralirkan ke ground.

b. Sumber arus

Gambar 9-3. Resistor pull-up

Nilai sebuah resistor pull-up harus dipilih sesuai dengan karakteristik gerbang logika yang bersangkutan sehingga dapat memberikan tegangan VOL yang benar saat terjadi konduksi pada transistor dan arus mengalir ke ground (gambar 9-3a). Disamping itu juga dapat memberikan tegangan VOH yang benar saat berfungsi sebagai sumber arus (gambar 9-3b). Nilai tipikal sebuah resistor pull-up adalah sebesar 1 K. Komponen kolektor terbuka memiliki kelebihan bahwa keluaran-keluarannya dapat disambungkan jadi satu, akan tetapi menghasilkan kecepatan switching yang relatif rendah. Guna mendapatkan kecepatan switching yang lebih cepat, maka nilai resistor pull-up ditentukan sekecil mungkin sepanjang tidak melampaui VOL max.

9.2 LEMBAR KERJA

A. Alat dan Bahan

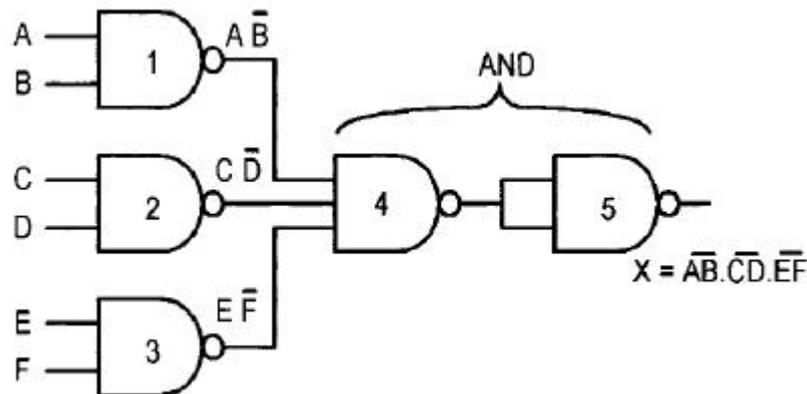
1. Station EDU 2000 Basic Digital Trainer.
2. Modul EDU-BDT B
8. Jumper secukupnya.

B. Keselamatan dan Kesehatan Kerja

Sebelum melakukan langkah-langkah percobaan, yakinkah bahwa Switch Power Base Station pada kondisi OFF.

C. Langkah Kerja

1. Persiapkan semua perlengkapan yang diperlukan untuk percobaan ini.
2. Buat rangkaian logika seperti ditunjukkan oleh gambar berikut :

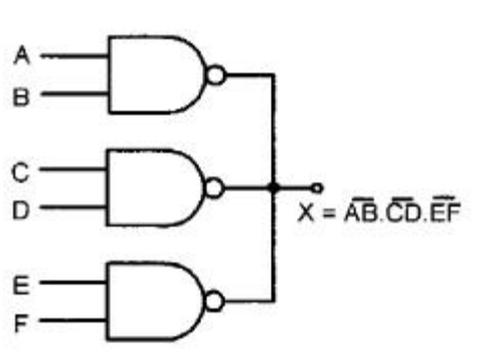


Bangunlah rangkaian tersebut. Ikuti hubungan-hubungan pengkabelan yang diperlukan seperti ditunjukkan pada gambar terlampir.

3. Hidupkan sakelar Power pada Base Station.
4. Atur kondisi masukan-masukannya seperti terlihat pada tabel dibawah. Amati keluaran pada rangkaian logika dan tulis hasilnya pada kolom tabel yang masih kosong.

INPUT				OUTPUT
A	B	C	D	X
0	0	0	0
0	0	0	1
0	0	1	0
0	0	1	1
0	1	0	0
0	1	0	1
0	1	1	0
0	1	1	1
1	0	0	0
1	0	0	1
1	0	1	0
1	0	1	1
1	1	0	0
1	1	0	1
1	1	1	0
1	1	1	1

5. Ganti rangkaian menjadi seperti berikut :



6. Bangun rangkaian tersebut dan ikuti hubungan pengawatan seperti ditunjukkan oleh gambar terlampir.

7. Atur nilai logika pada masukan-masukan seperti ditunjukkan pada tabel kebenaran berikut, kemudian amati kondisi keluarannya serta catat pada kolom tabel yang masih kosong.

INPUT				OUTPUT
A	B	C	D	X
0	0	0	0
0	0	0	1
0	0	1	0
0	0	1	1
0	1	0	0
0	1	0	1
0	1	1	0
0	1	1	1
1	0	0	0
1	0	0	1
1	0	1	0
1	0	1	1
1	1	0	0
1	1	0	1
1	1	1	0
1	1	1	1

8. Lepaskan kabel-kabel penghubung dari rangkaian dan kembalikan pada tempatnya.
9. Matikan power supply pada Base Station.

9.3 LEMBAR LATIHAN

1. Jelaskan fungsi pemasangan resistor pull-up pada keluaran suatu gerbang logika dengan kolektor terbuka.
2. Jelaskan mengapa keluaran-keluaran pada gerbang logika dapat digabungkan jadi satu.

3. Sebutkan 3 buah contoh IC TTL yang terdiri dari gerbang-gerbang logika dengan kolektor terbuka.

Catatan Penting

Tanda Tangan

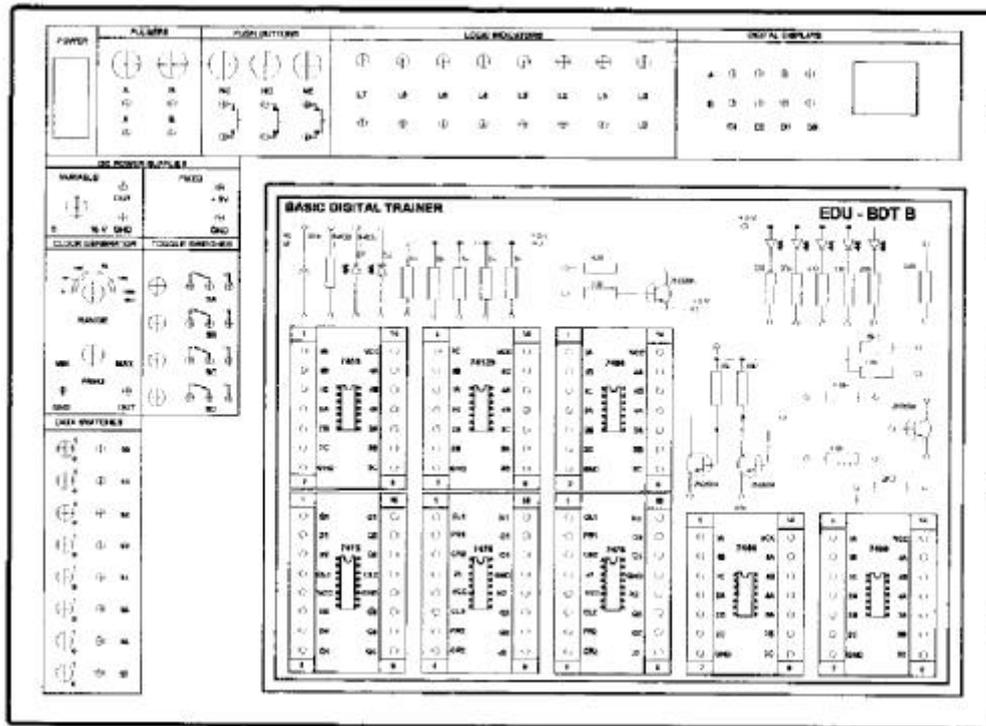
Pembimbing

Praktikan

(-----)

(-----)

BASE STATION MODUL EDU-BDT B



KEGIATAN BELAJAR 3

FLIP-FLOP, REGISTER DAN COUNTER

a. Tujuan kegiatan pembelajaran 1

1. Dapat mengoperasikan sirkit sum term
2. Dapat mengidentifikasi terminologi pulsa digital
3. Dapat mengapluikasikan sirkit schmitt trigger
4. Dapat mengaplikasikan sirkit paritas

b. Uraian materi

11. D LATCH

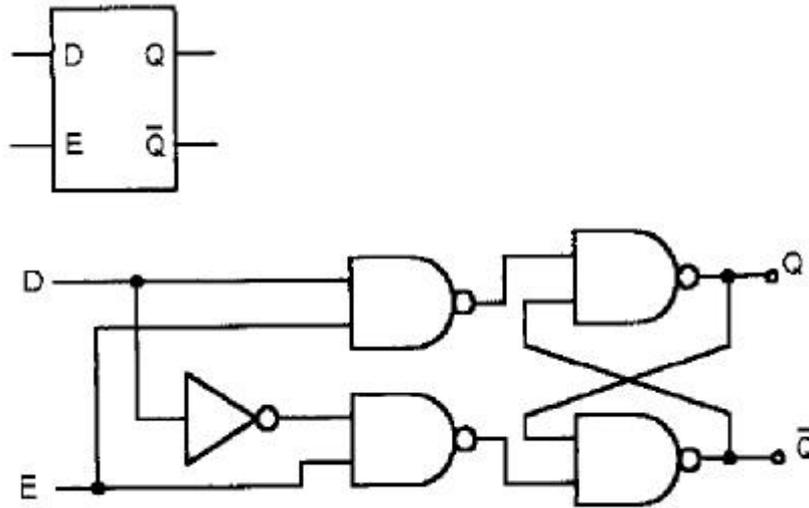
11.1 LEMBAR INFORMASI

Terdapat beberapa jenis D flip-flop. Seperti halnya pada RS flip-flop, maka D-FF memiliki dua input dan dua output. Dalam percobaan berikut akan kita lakukan percobaan tentang D-FF jenis Latch.

Bistable Latches

Bistable Latch merupakan suatu elemen register penyimpan. Simbol logika dan diagram rangkaian dari bistable latch ditunjukkan oleh gambar 11-1.

- a. Simbol Logika bistable latch



b. Diagram rangkaian D-Latch menggunakan gerbang-gerbang NAND

Gambar 11-1 Simbol dan Diagram rangkaian D-Latch

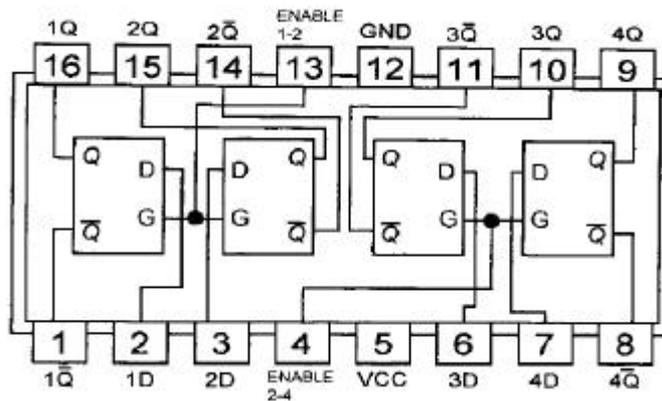
D-Latch memiliki operasi yang berbeda dengan RS-Latch. D merupakan input data, dimana data ini akan tersimpan dalam flip-flop. G merupakan input enable yang akan mengontrol FF guna memungkinkan input data untuk dikenali atau tidak. Bila input enable berlogika 1, maka data pada input D akan disimpan dalam FF. Selain itu maka apapun kondisi pada input D tidak akan berpengaruh pada FF. Dengan kata lain maka output Q akan tetap berada pada kondisi sebelumnya sehingga data tersebut akan terkunci (latched). Selama input enable berlogika tinggi, keluaran Q akan mengikuti atau sama dengan input pada masukan D. Tabel kebenaran dari D-Latch ditunjukkan oleh table 11-1.

INPUT		OUTPUT	
D	Enabel (G)	Q	Q
0	1	0	1
1	1	1	0
X	0	Q ₀	Q ₀

X = tak tentu

Tabel 11-1. Tabel kebenaran D-Latch

Salah satu jenis IC TTL yang berfungsi sebagai D-Latch adalah dengan tipe 7475 (4-bit Bistable Latches). Susunan pin-pin pada IC 7475 ditunjukkan oleh gambar 11-2.



Gambar 11-2. Susunan pin IC 7475

11.2 LEMBAR KERJA

A. Alat dan Bahan

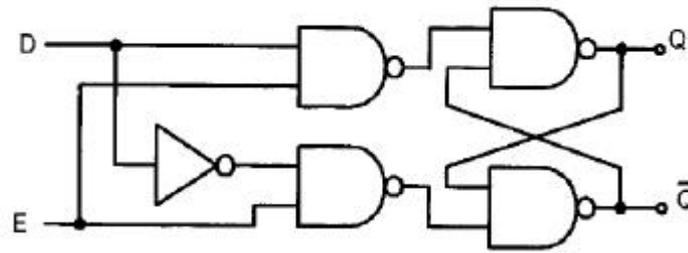
1. Base Station EDU 2000 Basic Digital Trainer
2. Modul EDU-BDT B
3. Jumper secukupnya.

B. Keselamatan dan Kesehatan Kerja

Sebelum melakukan langkah-langkah percobaan, yakinkah bahwa Switch Power Base Station pada kondisi OFF.

C. Langkah Kerja

1. Siapkan semua perlengkapan yang diperlukan untuk percobaan ini.
2. Buat rangkaian logika seperti ditunjukkan oleh gambar berikut :

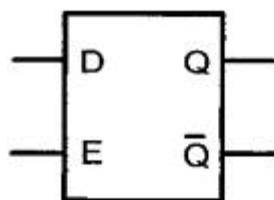


Bangun rangkaian tersebut. Ikuti hubungan-hubungan pengkabelan yang diperlukan seperti ditunjukkan pada gambar terlampir.

3. Hidupkan sakelar Power pada Base Station.
4. Atur nilai logika pada masukan-masukannya sesuai dengan table berikut. Amati keluarannya serta catat hasil pengamatan tersebut pada table yang masih kosong.

INPUT		OUTPUT	
D	Enabel (G)	Q	Q
0	1
1	1
X	0

5. Ganti rangkaian D-FF menggunakan IC 7475 seperti ditunjukkan oleh gambar berikut.



6. Bangun rangkaian tersebut dan ikuti hubungan pengawatan seperti ditunjukkan oleh gambar terlampir.

7. Atur nilai logika pada masukan-masukannya sesuai dengan table berikut. Amati keluarannya serta catat hasil pengamatan tersebut pada table yang masih kosong.

INPUT		OUTPUT	
D	Enabel (G)	Q	Q
0	1
1	1
X	0

8. Lepaskan pengawatan pada rangkaian dan kembalikan ke tempat semula.
9. Matikan power supply pada Base Station.

11.3 LEMBAR LATIHAN

1. Gambarkan rangkaian logika D-Latch yang dibangun menggunakan gerbang-gerbang NAND.
2. Jelaskan prinsip kerja rangkaian logika tersebut.
3. Buat pula table kebenarannya
4. Jelaskan fungsi dari tiap-tiap pin pada IC 7475

Catatan Penting

Tanda Tangan

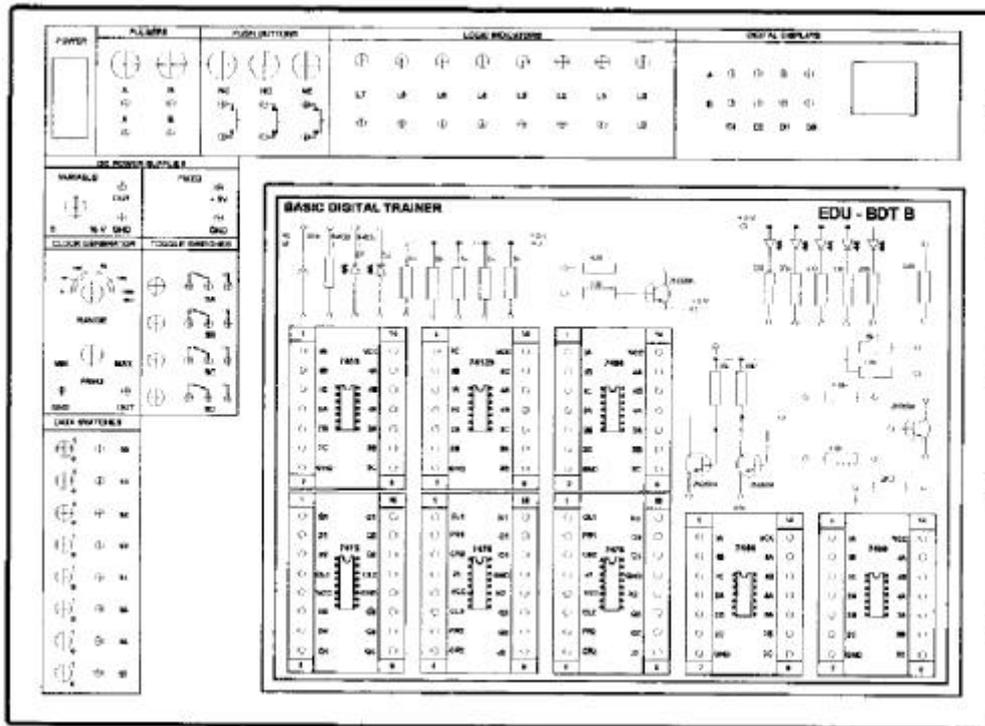
PEMBIMBING

PRAKTIKAN

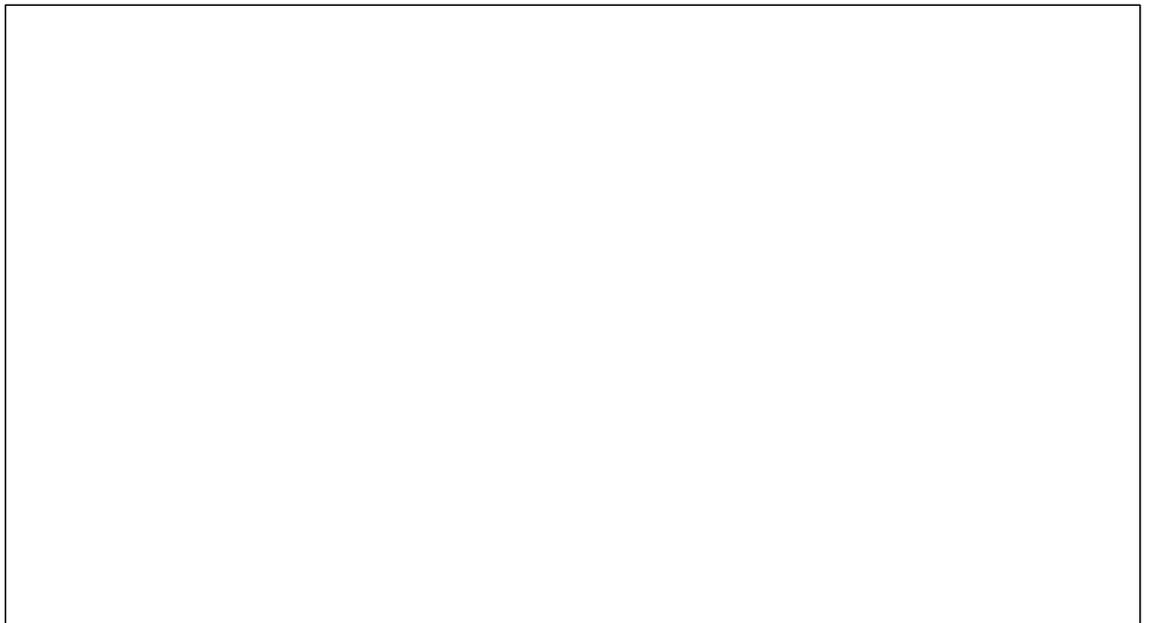
(-----)

(-----)

BASE STATION Modul EDU-BDT B



Catatan Penting



12. PENGENALAN JK-FLIP-FLOP

12.1 LEMBAR INFORMASI

JK flip-flop merupakan salah satu jenis flip-flop yang sering digunakan dalam rangkaian digital. Gambar 12-1a menunjukkan sebuah symbol JK-FF yang ditrigger oleh sisi positif dari sinyal clock. Input J dan K berfungsi untuk mengendalikan kondisi FF seperti halnya input S dan C pada SC-FF. Perbedaan utama yang ada bahwa pada kondisi J=1 dan K=1, maka pada JK-FF tidak dilarang. Pada kondisi ini maka output pada flip-flop akan selalu berbalik keadaan dari kondisi sebelumnya saat terjadi transisi positif dari sinyal clock. Hal ini disebut dengan istilah “toggle”.

- a. Simbol JK-FF

INPUT			OUTPUT
CLK	J	K	Q
?	0	0	Tetap
?	0	1	0
?	1	0	1
?	1	1	Toggle

- b. Tabel Kebenaran JK-FF

Gambar 12-1

Symbol dan Table kebenaran JK flip-flop

Berdasarkan table kebenaran tersebut maka prinsip kerja JK-FF dapat dijelaskan sebagai berikut : sebelumnya perlu dipahami terlebih dahulu bahwa JK-FF jenis

ini dikendalikan oleh input sinkron aktif tinggi (?) dimana keluaran Q pada FF ini akan tergantung pada kondisi input J dan K saat terjadi transisi dari rendah ke tinggi pada masukan clock.

- Pada kondisi $J = 0$ dan $K = 0$, saat terjadi perubahan dari rendah ke tinggi pada clock, maka keluaran Q pada FF tidak berubah (tetap).
- Pada kondisi $J = 1$ dan $K = 0$, saat terjadi perubahan dari rendah ke tinggi sinyal clock, output Q pada FF akan berlogika 1 (mengikuti J).
- Pada kondisi $J = 0$ dan $K = 1$, saat terjadi perubahan dari rendah ke tinggi sinyal clock, maka output Q pada FF = 0 (mengikuti J). Jadi pada prinsipnya bahwa bila input J dan K diberi nilai logika yang berlawanan ($J = 1$ dan $K = 0$ atau sebaliknya) maka keluaran Q pada FF akan sama dengan data pada masukan J saat terjadi transisi positif dari clock.
- Pada kondisi $J = 1$ dan $K = 1$, maka saat terjadi perubahan dari rendah ke tinggi dari sinyal clock, keluaran Q pada FF akan toggle.

Penjelasan tersebut adalah mengenai prinsip kerja dari JK-FF yang ditrigger oleh transisi positif sinyal clock. Terdapat jenis JK-FF yang beroperasi dengan trigger negatif seperti ditunjukkan oleh symbol JK-FF pada gambar 12-2

Gambar 12-2. Simbol JK-FF yang ditrigger oleh transisi negatif dari clock.

Terdapat lingkaran kecil pada masukan clock yang menunjukkan bahwa JK-FF jenis ini ditrigger oleh pulsa clock pada transisi negatif (aktif rendah) dimana kondisi-kondisi keluaran FF akan ditentukan oleh perubahan dari logika tinggi ke rendah sinyal clock baik pada JK-FF aktif tinggi maupun aktif rendah, pada prinsipnya memiliki operasi yang sama.

JK flip-flop dengan input asinkron.

Telah kita pelajari tentang JK-FF yang dikendalikan oleh input sinkron (clock). Terdapat jenis JK-FF yang dilengkapi dengan input-input asinkron (input DC SET dan DC CLEAR). Gambar 12-3 menunjukkan sebuah JK-FF yang dikendalikan oleh input-input asinkron beserta table kebenarannya.

a. JK-FF dengan input asinkron

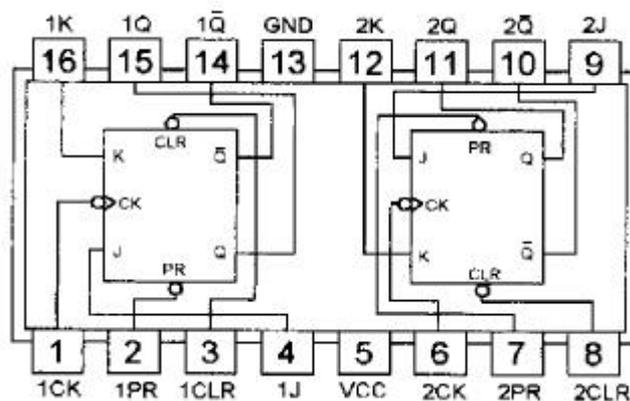
INPUT ASINKRON		OUTPUT	
DC SET	DC CLEAR	Q	Q
0	0	dilarang	
0	1	1	0
1	0	0	1
1	1	Tak terpengaruh	

Gambar 12-3. JK-FF dengan input asinkron.

Input-input asinkron tersebut akan diaktifkan oleh logika 0 seperti ditunjukkan oleh lingkaran kecil pada symbol JK-FF. Berdasarkan table kebenaran di atas,

dapat dijelaskan mengenai input-input asinkron tersebut. Pada prinsipnya, keluaran Q pada FF akan sangat ditentukan oleh kondisi masukan DC SET dan DC CLEAR. Guna memfungsikan input-input asinkron tersebut secara semestinya, maka kondisi antara masukan DC SET dan DC CLEAR harus diberi nilai logika yang selalu berlawanan. Pada saat kita ingin meng-set keluaran Q maka input DC SET harus diberi logika 0 dan DC CLEAR diberi logika 1. Sedangkan untuk meng-clear-kan keluaran Q, maka input DC CLEAR harus diberi logika 0 dan DC SET diberi logika 1. Pada JK-FF maka pemberian nilai logika 0 ke input DC CLEAR dan DC SET secara bersama-sama adalah tidak diperbolehkan. Untuk kondisi DC SET = 1 dan DC CLEAR = 1, maka keluaran Q pada FF tidak akan terpengaruh sehingga masukan sinkron (clock) akan lebih menentukan operasi dari FF ini.

Salah satu IC JK-FF adalah dengan tipe 7476, dimana komponen ini terdiri dari dua buah JK-FF yang masing-masing dilengkapi dengan input-input DC SET dan DC CLEAR, IC 7476 merupakan JK-FF yang memiliki input CLOCK aktif rendah. Gambar 12-4 menunjukkan susunan pena dalam IC 7476.



Gambar 12-4. Susunan pena IC 7476.

12.2 LEMBAR KERJA

A. Alat dan Bahan

1. Base Station EDU 2000 Basic Digital Trainer.
2. Modul EDU-BDT A.
3. Jumper secukupnya.

B. Keselamatan dan Kesehatan Kerja.

Sebelum melakukan langkah-langkah percobaan, yakinkah bahwa Switch Power Base Station pada kondisi OFF.

C. Langkah Kerja

1. Siapkan semua perlengkapan yang diperlukan untuk percobaan ini.
2. Buat rangkaian logika seperti ditunjukkan oleh gambar berikut :

Bangunlah rangkaian tersebut. Ikuti hubungan-hubungan pengkabelan yang diperlukan seperti ditunjukkan pada gambar berikut :

3. Hidupkan sakelar Power pada Base Station.
4. Atur nilai logika pada masukan-masukannya sesuai dengan table berikut. Amati keluarannya serta catat hasil pengamatan tersebut pada table yang masih kosong.

INPUT			OUTPUT
CLK	J	K	Q
?	0	0
?	0	1
?	1	0
?	1	1

5. Ubahlah rangkaian menjadi seperti gambar berikut.

1. Bangunlah rangkaian tersebut dan ikuti hubungan pengawatan seperti ditunjukkan oleh gambar berikut :

2. Atur nilai logika pada masukan-masukannya sesuai dengan table berikut. Amati keluarannya serta catat hasil pengamatan tersebut pada table yang masih kosong.

INPUT ASINKRON		OUTPUT	
DC SET	DC CLEAR	Q	Q
0	0
0	1
1	0
1	1

3. Lepaskan pengawatan pada rangkaian dan kembalikan ke tempat semula.
4. Matikan power supply pada Base Station.

12.3 LEMBAR LATIHAN

1. Jelaskan perbedaan antara input sinkron dan input asinkron pada JK-FF.
2. Sebutkan input-input sinkron dan asinkron pada JK-FF.
3. Jelaskan prinsip kerja dari JK-FF.
4. Jelaskan fungsi dari tiap-tiap pin pada IC 7476
5. Jelaskan perbedaan JK-FF dengan clock aktif tinggi dengan JK-FF dengan clock aktif rendah.

Catatan Penting.

Tanda Tangan

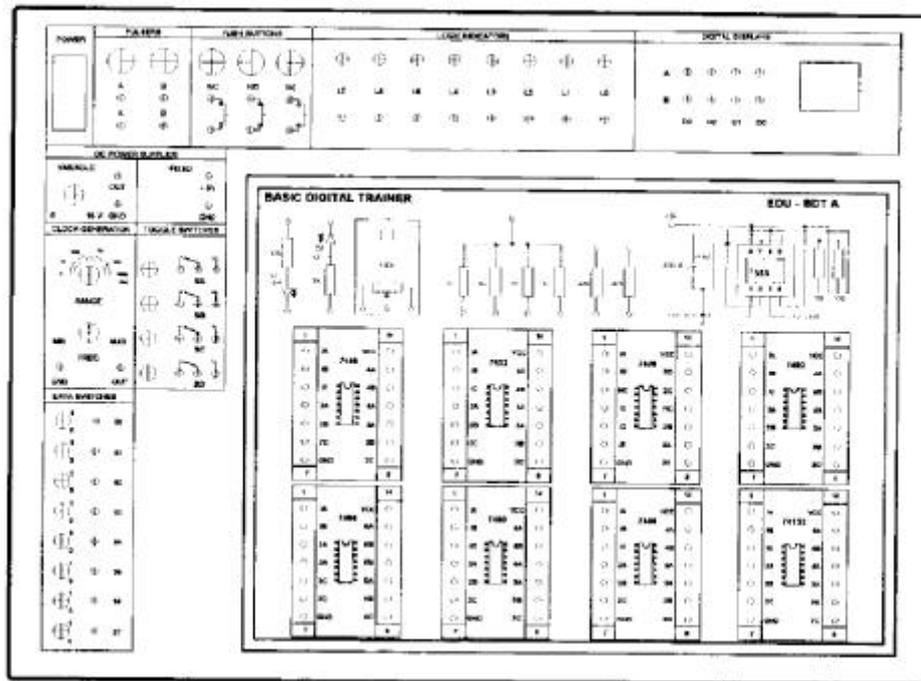
PEMBIMBING

PRAKTIKAN

(-----)

(-----)

BASE STATION MODUL EDU-BDT A



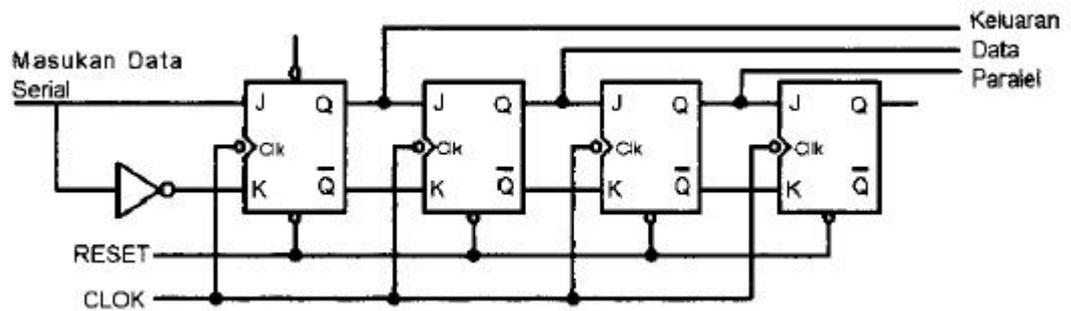
Catatan Penting

Blank area for notes.

13. SERIAL-INS SHIFT REGISTER

13.1 LEMBAR INFORMASI

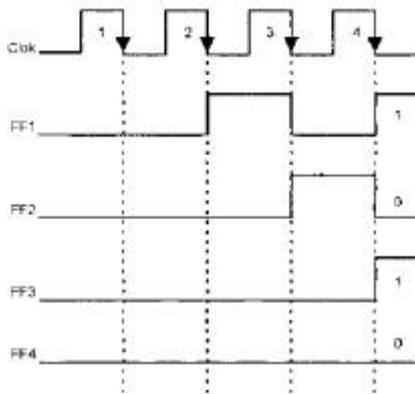
Sistem digital dapat bekerja secara seri maupun paralel. Hal ini erat hubungannya dengan sistem pengiriman data. Pada pengiriman data dengan sistem seri memiliki keuntungan bahwa hanya diperlukan sebuah saluran kawat guna mengirimkan data dan biatanya relatif murah. Kekurangan yang ada adalah bahwa pengiriman data memerlukan waktu yang lebih lambat karena tiap-tiap data dikirim secara berurutan melalui sebuah saluran data. Salah satu contoh rangkaian dasar yang dapat berfungsi untuk mengubah data dari bentuk seri menjadi bentuk paralel adalah shift register (register geser). Rangkaian ini disebut dengan serial-in shift register yang ditunjukkan oleh gambar 13-1



Gambar 13-1. Serial-in shift register

Pada gambar 13-1 ditunjukkan bahwa rangkaian dibangun menggunakan empat buah JK-FF dimana semua masukan clock dihubungkan jadi satu sehingga keempat buah FF tersebut akan bekerja secara sinkron (serentak). Pada masukan J dan K dari FF-FF tersebut selalu memiliki nilai logika yang berlawanan. Ingat bahwa pada kondisi seperti ini keluaran Q akan sama dengan masukan J saat terjadi transisi clock (dalam hal ini clock adalah aktif rendah). Prinsip kerja rangkaian di atas dapat dijelaskan sebagai berikut : sebagai contoh, maka data yang akan digeserkan adalah data biner 4-bit 0101(2). Untuk menyimpan susunan data 4-bit kedalam register diperlukan pulsa clock sebanyak 4 pulsa.

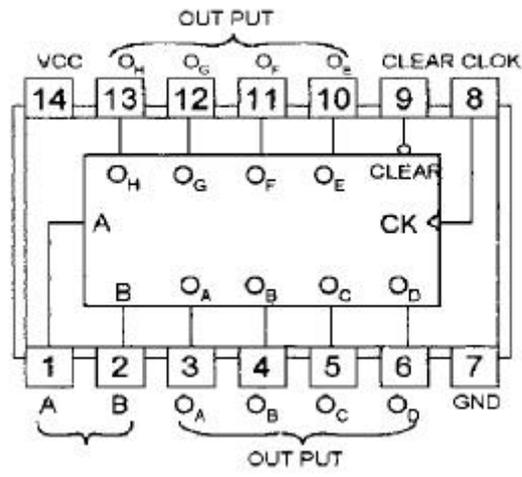
Untuk mempermudah dalam memahami prinsip kerja rangkaian tersebut, digambarkan bentuk diagram waktu seperti ditunjukkan oleh gambar 13-2



Gambar 13-2. Diagram waktu dari rangkaian serial-in shift register.

- Sebelum terdapat clock, semua keluaran Q pada rangkaian adalah berlogika 0, yaitu dengan cara me-reset rangkaian.
- Selanjutnya pada saluran masukan data berikan logika 0.
- Kita berikan sebuah pulsa clock1 yang akan menggeserkan data pertama tersebut ke output Q pada FF1.
- Selanjutnya kita berikan data ke-2 yaitu logika 1 ke saluran data, kemudian kita berikan pulsa clock2 yang akan menggeserkan data tersebut ke keluaran Q pada FF1 dan data Q pada FF1 sebelumnya ke keluaran Q pada FF2.
- Berikutnya diberikan data logika 0, kemudian pemberian pulsa clock3 yang akan menggeserkan data tersebut ke output Q pada FF1, output Q pada FF1 ke output Q pada FF2 dan output Q pada FF2 ke output Q pada FF3.
- Yang terakhir adalah memberikan data logika 1, kemudian pemberian pulsa clock 4. Operasi selanjutnya adalah seperti pada operasi sebelumnya dimana tiap terjadi transisi clock akan menyebabkan keluaran Q pada tiap-tiap FF digeserkan ke keluaran Q pada FF berikutnya. Setelah clock 4 diberikan, maka susunan data keluaran Q pada rangkaian tersebut menjadi 0101 (2).

Sebuah chip IC 74164 merupakan IC serial-in shift register 8-bit. Susunan pin pada IC 74164 ditunjukkan oleh gambar 13-3.



Gambar 13-3. Susunan pin IC 74164.

13.2 LEMBAR KERJA

A. Alat dan Bahan

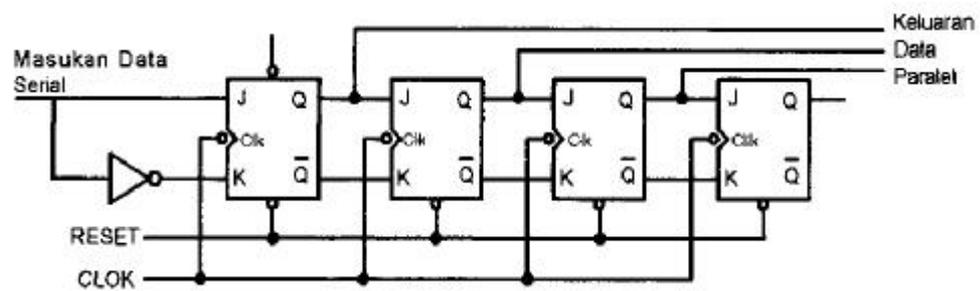
1. Base Station EDU 2000 Basic Digital Trainer.
2. Modul EDU – BDT B.
3. Jumper secukupnya.

B. Keselamatan dan Kesehatan Kerja.

Sebelum melakukan langkah-langkah percobaan, yakinkan bahwa Switch Power Base Station pada kondisi OFF.

C. Langkah Kerja.

1. Siapkan semua perlengkapan yang diperlukan untuk percobaan ini.
2. Buat rangkaian logika seperti ditunjukkan oleh gambar berikut:



Bangun rangkaian tersebut. Ikuti hubungan-hubungan pengkabelan yang diperlukan seperti ditunjukkan pada gambar terlampir.

3. Hidupkan sakelar Power pada Base Station
4. Atur nilai logika pada masukan-masukannya sesuai dengan tabel berikut. Amati keluarannya serta catat hasil pengamatan tersebut pada tabel yang masih kosong.

INPUT			OUTPUT
CLK	J	K	Q
?	0	0
?	0	1
?	1	0
?	1	1

5. Ubahlah rangkaian menjadi seperti gambar berikut.

1. Bangunlah rangkaian tersebut dan ikuti hubungan pengawatan seperti ditunjukkan oleh gambar berikut :
2. Atur nilai logika pada masukan-masukannya sesuai dengan tabel berikut. Amati keluarannya serta catat hasil pengamatan tersebut pada tabel yang masih kosong.

INPUT ASINKRON		OUTPUT	
DC SET	DC CLEAR	Q	Q
0	0
0	1
1	0
1	1

3. Lepaskan pengawatan pada rangkaian dan kembalikan ke tempat semula.
4. Matikan power supply pada Base Station.

13.3 LEMBAR LATIHAN

1. Jelaskan keuntungan dan kerugian sistem transmisi data yang menggunakan sistem serial.
2. Gambarkan rangkaian register geser 4-bit dengan masukan serial menggunakan JK-FF .
3. Jelaskan prinsip kerja rangkaian tersebut.
4. Jelaskan fungsi dari tiap-tiap pin pada IC 74164

Catatan Penting

.....
.....
.....

Tanda Tangan

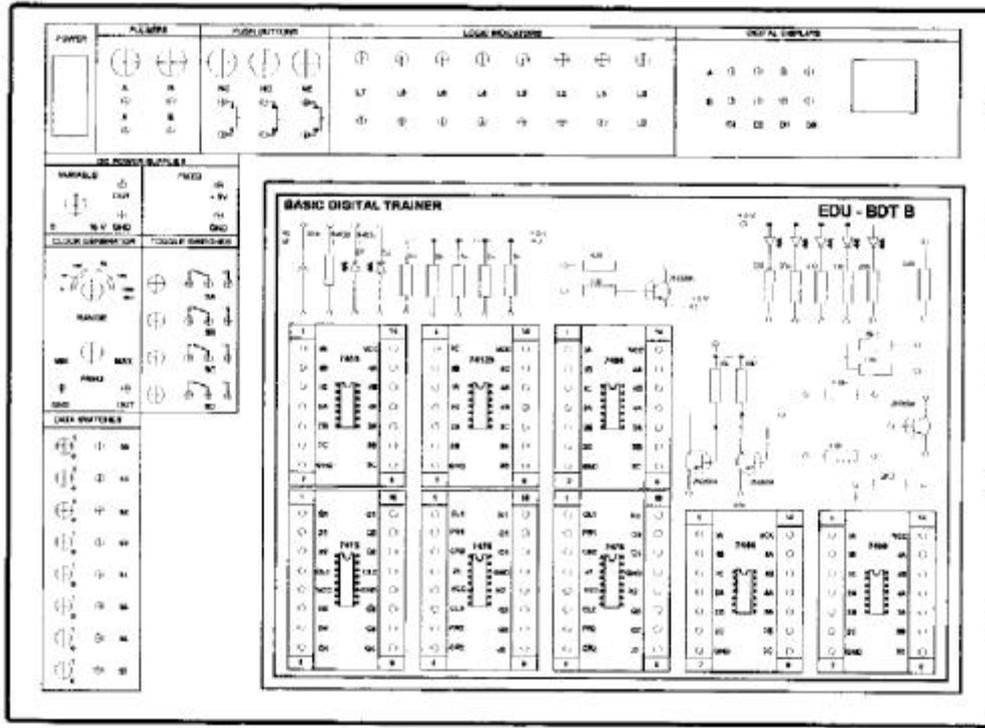
Pembimbing

Praktikan

(-----)

(-----)

BASE STATION MODUL EDU – BDT B



Catatan Penting

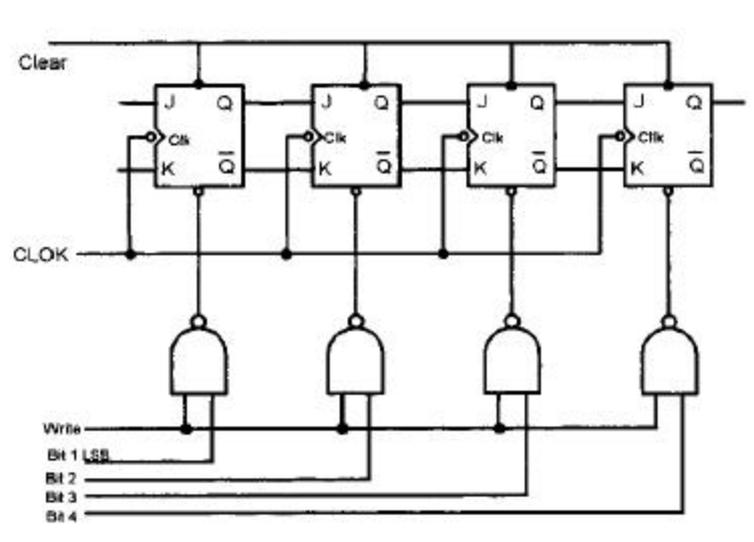


1.4 PARALEL – IN SHIFT REGISTER

14.1 LEMBAR INFORMASI

Pada transmisi data sistem paralel, susunan bit-bit data dikirim secara serentak dan memerlukan waktu yang relatif cepat. Kekurangan yang ada dalam sistem ini adalah bahwa rangkaian memerlukan kawat-kawat saluran

Yang banyak karena tiap-tiap bit dikirim melalui sebuah saluran kawat, dan sistem ini relatif mahal. Salah satu contoh rangkaian jenis ini ditunjukkan oleh gambar 14-1.

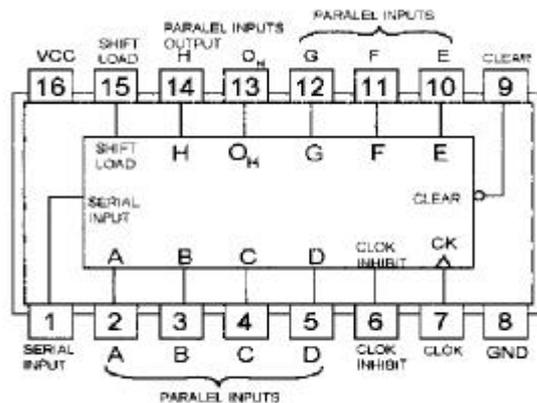


Gambar 14-1

Rangkaian register geser 4-bit dengan data masukan paralel.

Gambar 14-1 menunjukkan rangkaian register geser 4-bit dengan saluran masukan data secara paralel yang dibangun menggunakan JK-FF dan gerbang NAND. Gerbang-gerbang NAND digunakan untuk menahan input preset pada level logika 1, terkecuali saat penulisan data. Operasi rangkaian tersebut dimulai dengan pemberian pulsa clear guna me-reset semua keluaran dari FF-FF yang digunakan. Berikutnya terjadi pulsa penulisan (write). Pulsa ini akan memperbolehkan gerbang-gerbang NAND, dimana bila salah satu input

berlogika 1, maka input preset dari FF akan menjadi 0 dan FF tersebut akan meng-set outputnya dengan logika 1. Dengan cara ini maka data dipindahkan ke dalam register dalam bentuk paralel. Selanjutnya 4 buah pulsa clock diberikan ke saluran masukan clock untuk menggeserkan data dari register. Output seri diambilkan dari FF4. Bit yang disimpan dalam FF4 yang pertama dikeluarkan. Setelah clock pertama, bit dalam FF3 dikeluarkan pada outputnya. Setelah pulsa clock ke dua, bit pada FF2 dikeluarkan pada outputnya. Setelah pulsa clock ke tiga, bit pada FF1 dikeluarkan pada outputnya. Pada pulsa clock keempat register di-clear-kan. Selanjutnya dapat diulangi lagi untuk mengubah dan mengirimkan data berikutnya. Sebuah chip IC 74166 merupakan IC paralel-in shift register 8-bit. Susunan pin pada Ic 74166 ditunjukkan oleh gambar 14-2.



Gambar 14-2. Susunan pin IC 74166.

14.2 Lembar kerja

A. Alat dan Bahan

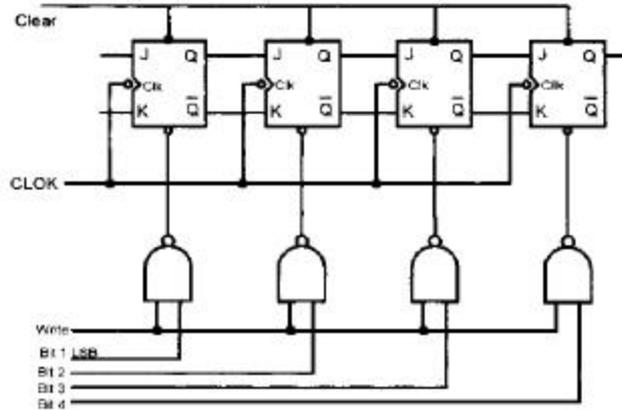
1. Base Station EDU 2000 Basic Digital Trainer
2. Modul EDU-BDT A
3. Jumper secukupnya.

B. Keselamatan dan Kesehatan Kerja

Sebelum melakukan langkah-langkah percobaan, yakinkah bahwa Switch Power Base Station pada kondisi OFF.

C. Langkah Kerja

1. Persiapkan semua perlengkapan yang diperlukan untuk percobaan ini.
2. Buat rangkaian logika seperti ditunjukkan oleh gambar berikut :



Bangunlah rangkaian tersebut. Ikuti hubungan-hubungan pengkabelan yang di perlukan seperti ditunjukkan pada gambar berikut :

3. Hidupkan sakelar Power pada Base Station.
4. Atur nilai logika pada masukan-masukannya sesuai dengan tabel berikut. Amati keluarannya serta catat hasil pengamatan tersebut pada tabel yang masih kosong.

INPUT			OUTPUT
CLK	J	K	Q
?	0	0
?	0	1
?	1	0
?	1	1

5. Ganti rangkaian menjadi seperti gambar berikut.

Bangunlah rangkaian tersebut dan ikuti hubungan pengawatan seperti ditunjukkan oleh gambar terlampir.

1. Atur nilai logika pada masukan-masukannya sesuai dengan tabel berikut. Amati keluarannya serta catat hasil pengamatan tersebut pada tabel yang masih kosong.

INPUT ASINKRON		OUTPUT	
DC SET	DC CLEAR	Q	Q
0	0
0	1
1	0
1	1

2. Lepaskan pengawatan pada rangkaian dan kembalikan ke tempat semula.
3. Matikan power supply pada Base Station.

14.3 LEMBAR LATIHAN

1. Jelaskan keuntungan dan kerugian sistem transmisi data yang menggunakan sistem paralel.
2. Gambarkan rangkaian register geser 4-bit dengan masukan paralel menggunakan JK-FF.
3. Jelaskan prinsip kerja rangkaian tersebut.
4. Jelaskan fungsi dari tiap-tiap pin pada IC 74166.

Catatan Penting

Tanda tangan

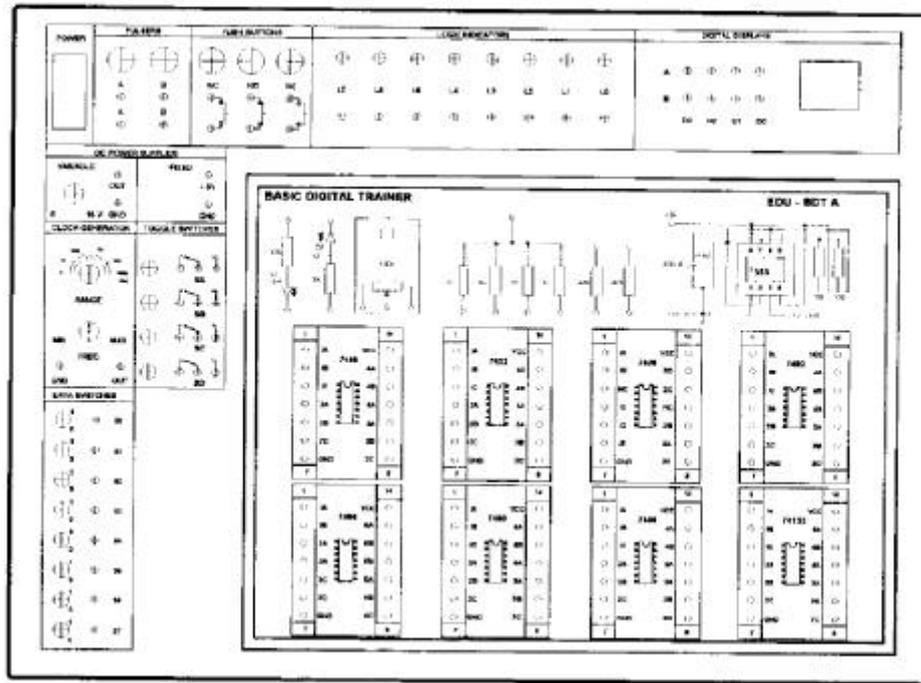
PEMBIMBING

PRAKTIKAN

(-----)

(-----)

BASE STATION MODUL EDU – BDT A



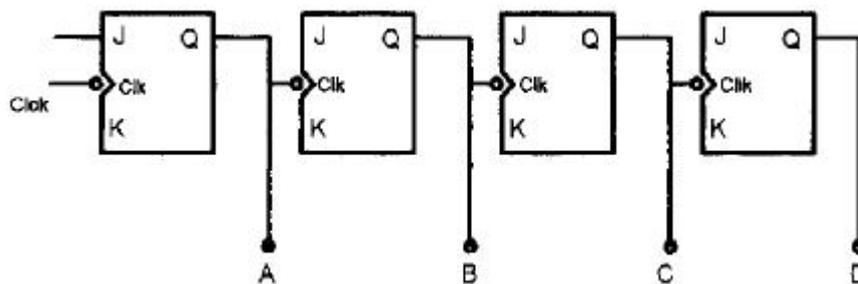
Catatan Penting



1.5 RIPPLE COUNTER BINER

15.1 Lembar Informasi.

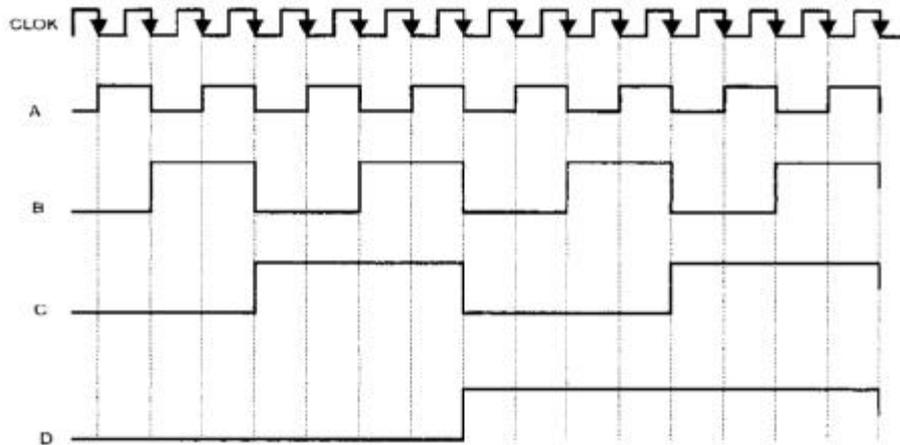
Counter (pencacah) dibagi dalam dua kelompok dasar yaitu seri dan paralel. Penghitung seri (asinkron) disebut juga sebagai penghitung ripple karena masing-masing flip-flop ditrigger sekali tiap saat dengan output dari satu flip-flop untuk mentrigger yang berikutnya. Dalam suatu penghitung paralel (counter sinkron), semua flip-flop ditrigger pada waktu yang sama. Dalam percobaan berikut, akan kita bahas tentang counter asinkron. Counter (penghitung) sering digunakan sebagai rangkaian pengontrol didalam sistem digital. Dasar rangkaian ripple counter ditunjukkan oleh gambar 15-1.



Gambar 15-1. Rangkaian ripple counter 4-bit.

Rangkaian ripple counter (gambar 15-1) dibangun menggunakan JK-FF. Perhatikan pada gambar bahwa setiap FF bekerja sebagai T-FF karena input-input J dan K berlogika tinggi. Perhatikan pula bahwa output Q pada tiap-tiap flip-flop dihubungkan ke input clock pada FF berikutnya. Guna memahami prinsip kerja rangkaian, perhatikan diagram waktu yang ditunjukkan oleh gambar 15-2. Pada gambar tersebut ditunjukkan bahwa keluaran Q pada masing-masing FF berhubungan dengan input clock. Dalam contoh ini kita gunakan jenis FF yang ditrigger oleh transisi negatif dari pulsa clocknya. Oleh karena itu kondisi logika pada FF tidak berubah hingga clock tersebut berubah dari logika tinggi ke logika rendah.

Demikian juga flip-flop B,C dan D tidak akan toggle sampai sisi negatif terjadi dari FF sebelumnya.



Gambar 15-2. Diagram waktu ripple counter 4-bit.

Karena menggunakan FF sebanyak 4 buah, maka counter tersebut memiliki modulus 2^N dimana N merupakan jumlah FF yang digunakan, sehingga $2^4=16$. Nilai hitungan maksimal yang dihasilkan dari rangkaian tersebut adalah $2^N - 1 = 15$. Berdasarkan diagram waktunya, maka tabel kebenaran dari ripple counter modulus 16 dapat dituliskan seperti berikut.

INPUT CLOCK	OUTPUT			
	D	C	B	A
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
10	1	0	1	0

11	1	0	1	1
12	1	1	0	0
13	1	1	0	1
14	1	1	1	0
15	1	1	1	1

Tabel 15-1. Tabel kebenaran Ripple counter 4-bit.

Pada tabel 15-1 terlihat bahwa susunan keluaran FF dibalik menjadi DCBA. Hal tersebut untuk mempermudah dalam membaca dalam bentuk desimalnya. Susunan DCBA menunjukkan bahwa output A merupakan LSB (Least Significant Bit) yaitu merupakan bobot bit yang terkecil, sedangkan output D merupakan output MSB (Most Significant Bit) yaitu bobot bit yang tertinggi. Output DCBA mengeluarkan nilai-nilai logika dari 0000 s/d 1111 atau 0 s/d 15 desimal. Hal ini menunjukkan bahwa rangkaian counter telah melakukan perhitungan input clock sebanyak 16 kali. Karena counter menghitung dari nilai paling rendah ke nilai paling tinggi, maka rangkaian tersebut disebut dengan up-counter (penghitung naik). Pada rangkaian tersebut, selama input clock mendapatkan pulsa clock, maka proses perhitungan akan berjalan terus. Setelah hitungan mencapai nilai tertinggi, maka pencacahan akan diulang lagi mulai dari nilai terendah 0000, demikian seterusnya. Dalam pengembangannya, maka saluran masukan clock dapat diganti dengan komponen transduser (sensor) dan keluaran DCBA dihubungkan peraga.

15.2 Lembar Kerja

A. Alat dan Bahan

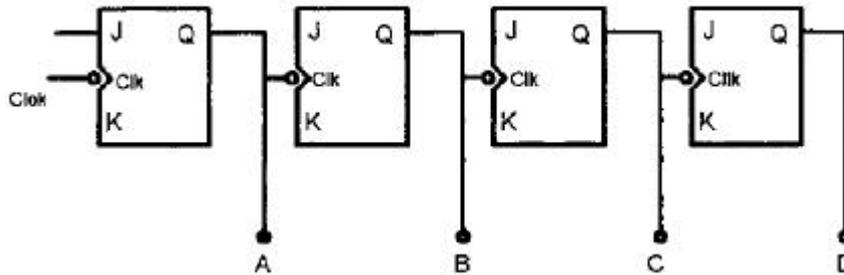
1. Base Station EDU 2000 Basic Digital Trainer.
2. Modul EDU – BDT A
3. Jumper secukupnya.

B. Keselamatan dan Kesehatan Kerja.

Sebelum melakukan langkah-langkah percobaan, yakinkan bahwa Switch Power Base Station pada kondisi OFF.

C. Langkah Kerja

1. Persiapkan semua perlengkapan yang diperlukan untuk percobaan ini.
2. Buat rangkaian logika seperti ditunjukkan oleh gambar berikut:



Bangun rangkaian tersebut. Ikuti hubungan-hubungan pengkabelan yang diperlukan seperti ditunjukkan pada gambar berikut :

3. Hidupkan sakelar Power pada Base Station.
4. Atur nilai logika pada masukan clock seperti pada tabel berikut. Amati keluarannya serta catat hasil pengamatan tersebut pada kolom yang masih kosong.

NO.	INPUT	OUTPUT			
	CLOCK	D	C	B	A
0	?
1	?
2	?
3	?
4	?
5	?
6	?

7	?
8	?
9	?
10	?
11	?
12	?
13	?
14	?
15	?
16	?

5. Lepaskan pengawatan pada rangkaian dan kembalikan ke tempat semula.
6. Matikan power supply pada Base Station.

15.3 Lembar Latihan.

1. Gambarkan rangkaian ripple counter 4-bit menggunakan JK-FF
2. Jelaskan prinsip kerja rangkaian tersebut.
3. Gambarkan bentuk diagram pulsanya.
4. Buat pula tabel kebenarannya.

Catatan Penting :

Tanda Tangan

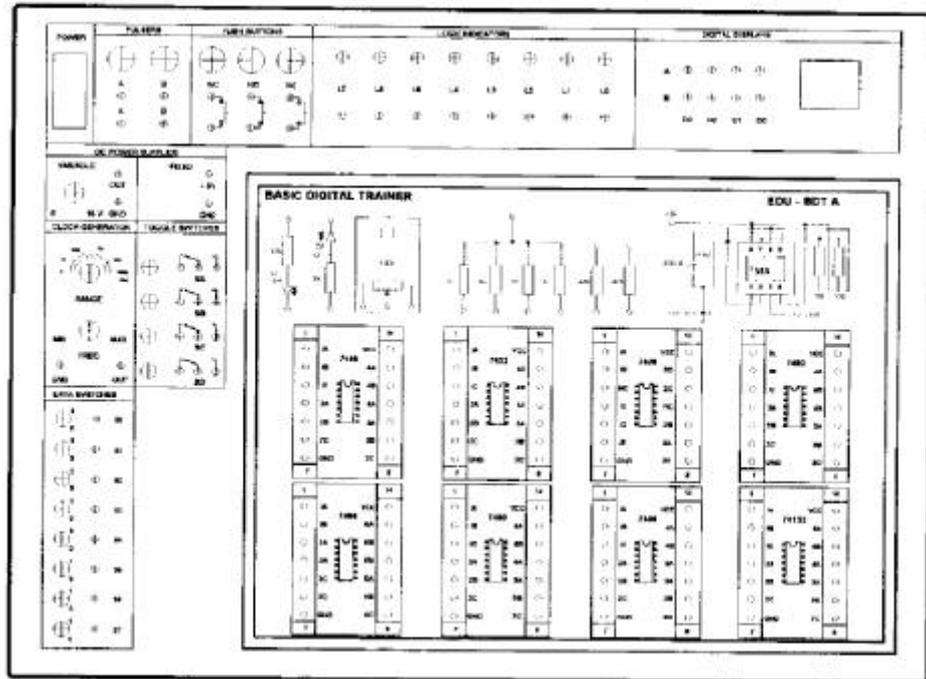
Pembimbing

Praktikan

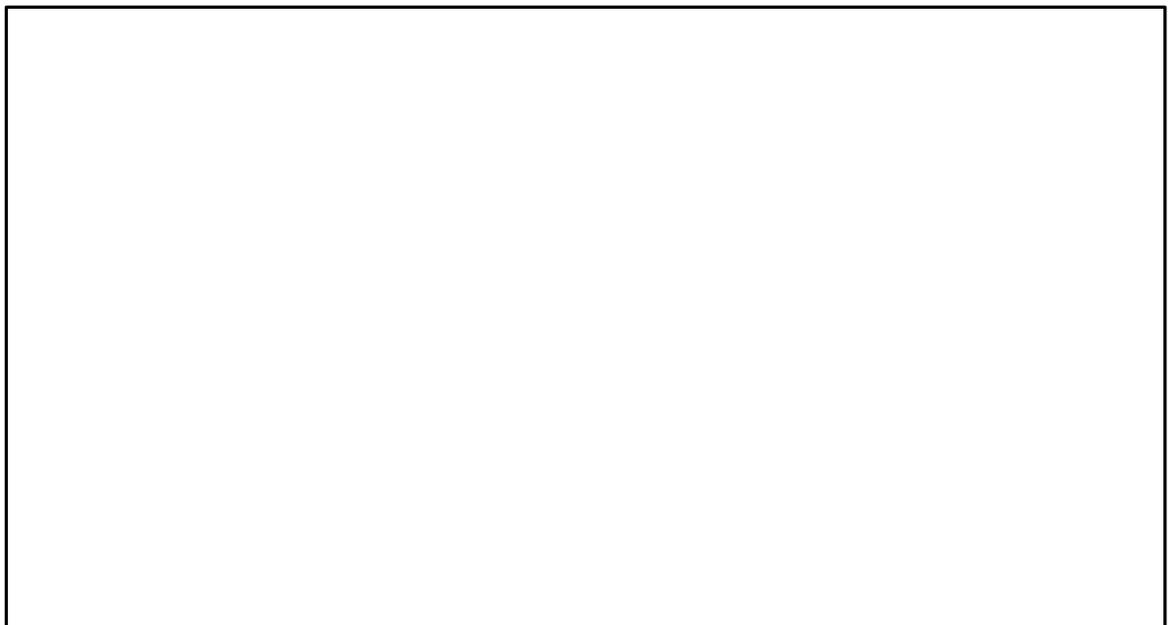
(-----)

(-----)

BASE STATION MODUL EDU – BDT A



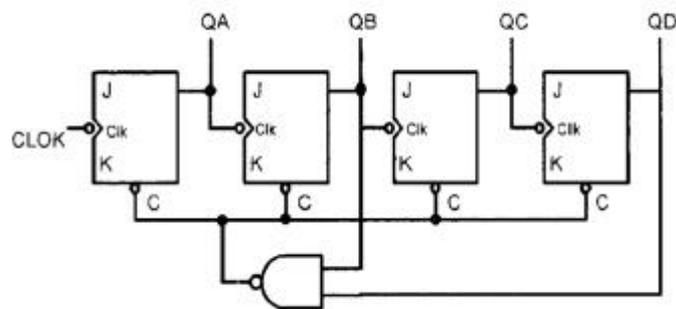
Catatan Penting



1.6 MODULUS COUNTER

16.1 Lembar Informasi

Terdapat beberapa jenis counter dalam sistem digital, diantaranya modulus counter, ring-counter, self stopping counter dll. Modulus counter merupakan rangkaian ripple counter yang dapat diprogram atau ditentukan modulusnya sehingga counter ini akan kembali mengulangi hitungannya setelah hitungan tertentu yang kita inginkan. Gambar 30-1 menunjukkan rangkaian counter modulus 10 dimana counter ini akan menghitung dari 0 s/d 9. Dengan menambahkan sebuah gerbang NAND dua input ke rangkaian, maka dapat kita buat suatu rangkaian modulus counter.



Gambar 16-1. Rangkaian counter modulus 10.

Perhatikan bahwa input-input gerbang NAND diambilkan dari keluaran QB dan QD dan keluaran gerbang NAND dihubungkan ke input CLEAR pada tiap-tiap FF. Prinsip kerja rangkaian tersebut sama dengan rangkaian ripple counter, hanya saja pada hitungan ke 10 semua keluaran Q pada tiap-tiap FF menjadi 0. Sehingga rangkaian akan kembali menghitung lagi mulai dari 0000. Pada saat hitungan mencapai ke-10 (1010 biner) maka kondisi QB dan QD akan berlogika 1. Karena QB dan QD dihubungkan ke input gerbang NAND, maka pada kondisi ini keluaran gerbang NAND akan = 0, sehingga me-reset rangkaian. Tabel kebenaran dari rangkaian ini ditunjukkan oleh tabel 16-1.

INPUT	OUTPUT			
CLOCK	D	C	B	A
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
10	0	0	0	0
11	0	0	0	1
12	0	0	1	0
13	0	0	1	1
14	0	1	0	0
15	0	1	0	1

Tabel 16-1 Tabel kebenaran counter modulus 10.

16.2 Lembar Kerja.

A. Alat dan Bahan

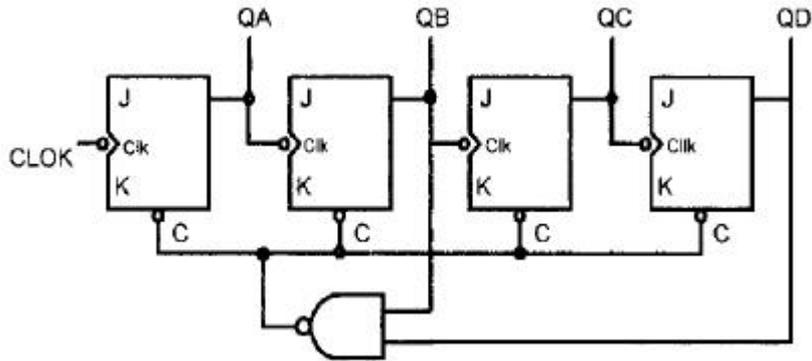
1. Base Station EDU 2000 Basic Digital Trainer
2. Modul EDU – BDT A
3. Jumper secukupnya.

B. Keselamatan dan Kesehatan Kerja.

Sebelum melakukan langkah-langkah percobaan, yakinkah bahwa Siwtch Power Base Station pada kondisi OFF.

C. Langkah Kerja

1. Persiapkan semua perlengkapan yang diperlukan untuk percobaan ini.
2. Buat rangkaian logika seperti ditunjukkan oleh gambar berikut:



Bangun rangkaian tersebut. Ikuti hubungan-hubungan pengkabelan yang diperlukan seperti ditunjukkan pada gambar berikut:

3. Hidupkan sakelar Power pada Base Station.
4. Atur nilai logika pada masukan clock seperti pada tabel berikut. Amati keluarannya serta catat hasil pengamatan tersebut pada kolom yang masih kosong.

NO.	INPUT	OUTPUT			
	CLOCK	D	C	B	A
0	?
1	?
2	?
3	?
4	?
5	?
6	?
7	?
8	?
9	?
10	?

11	?
12	?
13	?
14	?
15	?
16	?

5. Lepaskan pengawatan pada rangkaian dan kembalikan ke tempat semula.
6. Matikan power supply pada Base Station.

16.3 Lembar latihan

1. Gambarkan rangkaian counter modulus 12 menggunakan JK-FF.
2. Jelaskan prinsip kerja rangkaian tersebut
3. Gambarkan bentuk diagram pulasanya
4. Buat pula tabel kebenarannya.

Catatan Penting

Tanda Tangan

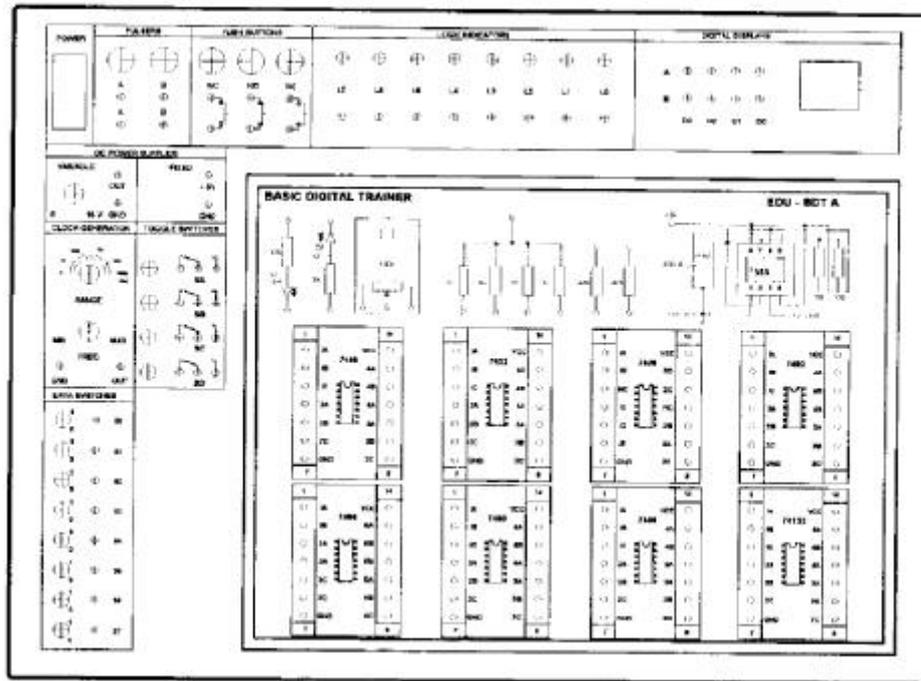
Pembimbing

Praktikan

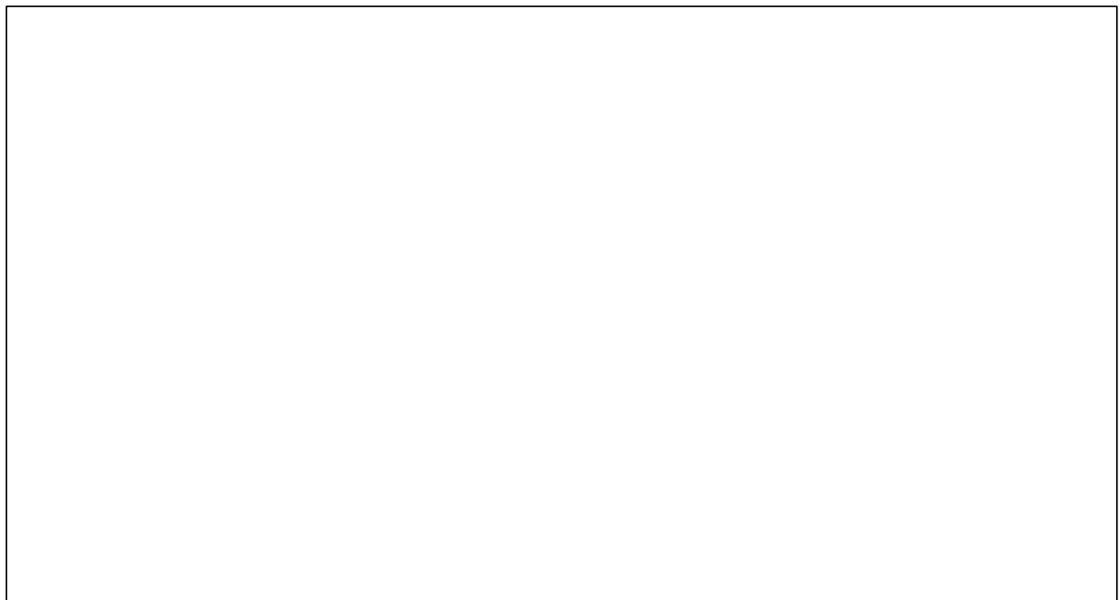
(-----)

(-----)

BASE STATION MODUL EDU – BDT A



Catatan Penting



KEGIATAN BELAJAR 4

OPERASI ASTABIL PADA IC 555

a. Tujuan kegiatan pembelajaran 4

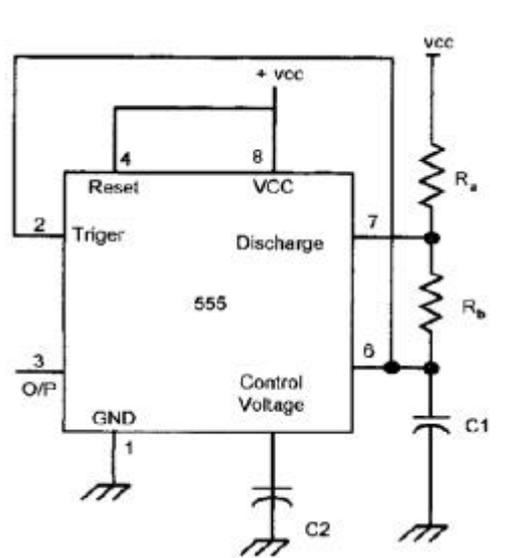
1. Dapat mengoperasikan sirkit sum term
2. Dapat mengidentifikasi terminologi pulsa digital
3. Dapat mengaplikasikan sirkit schmitt trigger
4. Dapat mengaplikasikan sirkit paritas

b. Uraian materi

17. OPERASI ASTABIL PADA IC 555

17.1 LEMBAR INFORMASI

Komponen timer IC 555 merupakan komponen pewaktu yang sangat populer dan banyak tersedia di pasaran dengan harga yang relatif murah. Timer ini dapat digunakan untuk operasi astable atau monostable multivibrator. Komponen ini memiliki kestabilan yang tinggi dan merupakan pengontrol yang fleksibel serta memiliki kemampuan menghasilkan waktu tunda yang akurat. Dalam mode operasi sebagai tunda waktu, maka waktu dikendalikan secara tepat oleh sebuah resistor dan kapasitor eksternal. Dalam mode operasi astable, duty cycle dan frekwensi free-running secara akurat dikontrol oleh dua buah resistor dan sebuah kapasitor eksternal. Timer 555 memiliki fasilitas reset dan sisi pentriggeran. Komponen ini mampu memberikan atau mengalirkan arus sebesar 200 mA pada keluarannya. Timer ini juga mampu menghasilkan periode waktu dari mikro detik, jam atau hari tergantung pada komponen RC eksternal. Tegangan supply yang dibutuhkan berkisar antara 4,5 V hingga 18 V. Keluaran pulsa kompatibel dengan tegangan TTL. Lebar pulsa trigger tidak berhubungan dengan pulsa keluarannya. Gambar 17-1 menunjukkan rangkaian astable multivibrator menggunakan IC 555.



Gambar 17-1. Timer Astable Multivibrator.

Pada operasi astable, pin 2 dan 6 disambungkan jadi satu guna memungkinkan timer ditrigger oleh rangkaian itu sendiri sehingga membentuk astable multivibrator. Pada mulanya, kapasitor eksternal akan melakukan pengisian muatan melalui R_a dan R_b dan melakukan pengosongan melalui R_b . Duty cycle dapat ditentukan secara tepat oleh perbandingan dari kedua buah resistor tersebut. Pada waktu pengisian (waktu dimana keluaran berlogika tinggi) diberi tanda dengan t_1 , sedangkan waktu pengosongan (waktu dimana keluaran berlogika rendah) diberi tanda dengan t_2 , jumlah waktu dalam satu periode adalah T , sehingga T dapat dihitung sebagai berikut:

$$T_1 = 0,693 (R_a + R_b) (C)$$

$$T_2 = 0,693 (R_b) (C)$$

$$T = t_1 + t_2 = 0,693 (R_a + R_b) (C)$$

$$\text{Frekwensi } F = 1 / T$$

17.2 Lembar Kerja

A. Alat dan Bahan

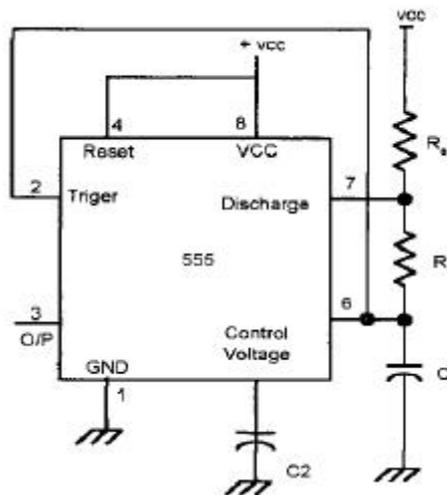
1. Base Station EDU 2000 Basic Digital Trainer
2. Modul EDU – BDT A
3. Jumper secukupnya.

B. Keselamatan dan Kesehatan Kerja

Sebelum melakukan langkah-langkah percobaan, yakinkah bahwa Switch Power Base Station pada kondisi OFF,

C. Langkah Kerja

1. Persiapkan semua perlengkapan yang diperlukan untuk percobaan ini.
2. Buat rangkaian seperti ditunjukkan oleh gambar berikut :



Bangun rangkaian tersebut. Ikuti hubungan-hubungan pengkabelan yang diperlukan seperti ditunjukkan oleh gambar berikut :

1. Hidupkan sakelar Power pada Base Station.
2. Atur nilai logika pada masukan clock seperti pada tabel berikut. Amati keluarannya serta catat hasil pengamatan tersebut pada kolom yang masih kosong.
3. Lepaskan pengawatan pada rangkaian dan kembalikan ke tempat semula.
4. Matikan power supply pada Base Station.

17.3 Lembar Latihan

1. Gambarkan rangkaian astable multivibrator menggunakan IC 555
2. Jelaskan prinsip kerja rangkaian tersebut
3. Berapakah waktu yang diperlukan untuk pengisian dan pengosongan muatan pada kapasitor
4. Berapa besarnya frekwensi kwluaran pada astable multivibrator IC 555

Catatan Penting

Tanda Tangan

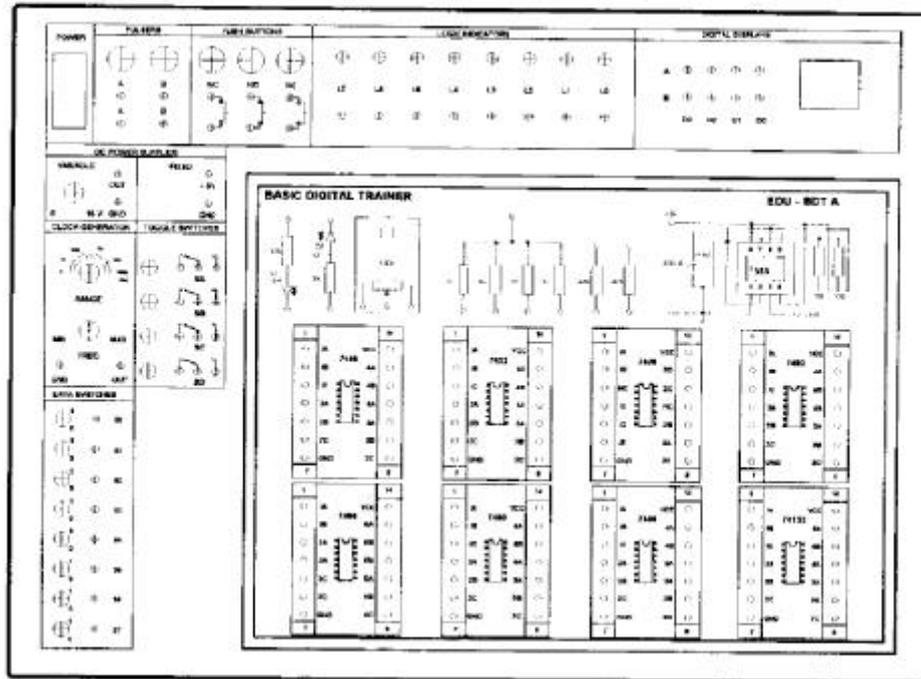
Pembimbing

Praktikan

(-----)

(-----)

BASE STATION MODUL EDU – BDT A



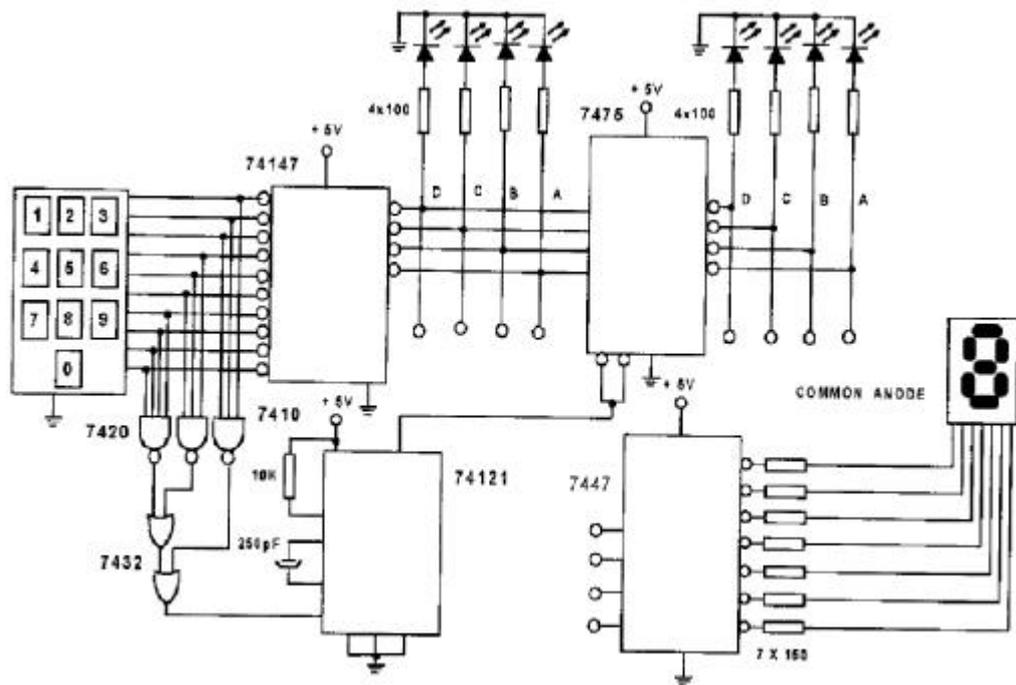
Catatan Penting



LEMBAR EVALUASI

1. Jelaskan operasi kerja sirkit pada gambar berikut ini.

DIGITALLY ENCODER DECODER



2. Perhatikan juga gambar berikut. Jelaskan cara kerjanya.

STORYBOARD

Judul Modul Pembelajaran : Elektronika Digital Lanjut

Bidang Keahlian : KETENAGALISTRIKAN

Program Keahlian : ✎ Teknik Pembangkit ✎ Teknik Distribusi ✎ Tek.Pemanfaatan Energi
 ✎ Teknik Transmisi ✎ Teknik Pendingin dan Tata Udara

NO	URUTAN PEMBELAJARAN	NARASI	SIMULASI PEMBELAJARAN SESUAI URUTAN TOPIK						Keterangan Simulasi	
			Animasi	Gambar	Video	Audio	Simulasi praktik	Latihan		Evaluasi
1.	Deksripsi Materi	Merawat Peralatan kontrol digital yang digunakan pada mesin produksi industri yang di kontrol secara elektronik				V				
2.	Prasyarat	<ul style="list-style-type: none"> - PTL/ Ins, CC 005 Tlanduser dan Pem. - PTL/Ins,CC 006 Instumentasi. - PTL/Ins, CC 0012 Elektronika Digital 				V				
3..	Peta Kedudukan Modul									
4.	Peristilahan	Berisi komponen-komponen elektronik Digital Lanjut.				V				

NO	URUTAN PEMBELAJARAN	NARASI	SIMULASI PEMBELAJARAN SESUAI URUTAN TOPIK							Keterangan Simulasi	
			Animasi	Gambar	Video	Audio	Simulasi praktik	Latihan	Evaluasi		Skor
	6.2 Uraian sub Materi.	Berisi : <ul style="list-style-type: none"> - Rangkaian product of sum. - Rangkaian sum of product. - Rangkaian sum of product dan - Distusi pulsa dan propagatios Delay - Serbang Schmite Trigger. - Rangkaian Paritas. - Dasar SR latches. - Keluaran TTL kolektor terbuka . - Pengenalan JK flip flop - Serial in shift register. - Paralel in shift register. - Reple center buter. - Moduler center. - Operasi astabil pada IC 555 		V		V		V			

NO	URUTAN PEMBELAJARAN	NARASI	SIMULASI PEMBELAJARAN SESUAI URUTAN TOPIK							Keterangan Simulasi	
			Animasi	Gambar	Video	Audio	Simulasi praktik	Latihan	Evaluasi		Skor
	Evaluasi	Diarahkan kepada komponen elektronika digital layout..		V		V		V			
7	Pembelajaran 1 7.1 Penjelasan umum										
8.	Post Test/Evaluasi Akhir.	Setiap akhir kegiatan belajar harus menyelesaikan tugas-tugas termasuk pada akhir modul.		V		V		V	V		